

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



PTO/SB/21 (08-03)

Approved for use through 08/30/2003. OMB 0651-0031

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

<b>TRANSMITTAL FORM</b> (to be used for all correspondence after initial filing)	Application Number	10/707,606	
	Filing Date	12/23/2003	
	First Named Inventor	Yuh Cheng	
	Art Unit		
	Examiner Name		
Total Number of Pages in This Submission	3	Attorney Docket Number	MTKP0055USA

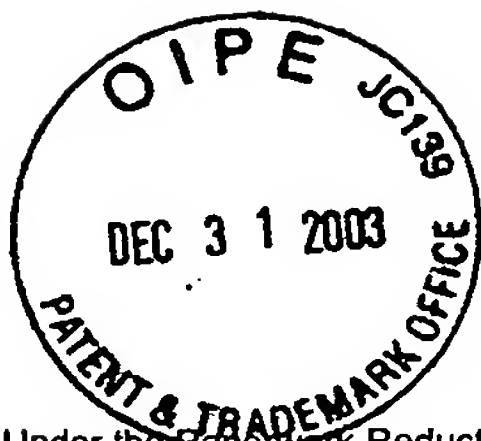
ENCLOSURES (Check all that apply)		
<input checked="" type="checkbox"/> Fee Transmittal Form	<input type="checkbox"/> Drawing(s)	<input type="checkbox"/> After Allowance communication to Technology Center (TC)
<input type="checkbox"/> Fee Attached	<input type="checkbox"/> Licensing-related Papers	<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Amendment/Reply	<input type="checkbox"/> Petition	<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> After Final	<input type="checkbox"/> Petition to Convert to a Provisional Application	<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Affidavits/declaration(s)	<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address	<input type="checkbox"/> Status Letter
<input type="checkbox"/> Extension of Time Request	<input type="checkbox"/> Terminal Disclaimer	<input type="checkbox"/> Other Enclosure(s) (please identify below):
<input type="checkbox"/> Express Abandonment Request	<input type="checkbox"/> Request for Refund	
<input type="checkbox"/> Information Disclosure Statement	<input type="checkbox"/> CD, Number of CD(s) _____	
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)	Remarks	
<input type="checkbox"/> Response to Missing Parts/Incomplete Application		
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT	
Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	<i>Winston Hsu</i>
Date	12/23/2003

CERTIFICATE OF TRANSMISSION/MAILING			
I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name			
Signature		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (10-03)

Approved for use through 07/31/2006. OMB 0651-0032

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

# FEE TRANSMITTAL for FY 2004

Effective 10/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$ ) 0.00

## Complete if Known

Application Number 10/707,606

Filing Date 12/23/2003

First Named Inventor Yuh Cheng

Examiner Name

Art Unit

Attorney Docket No. MTKP0055USA

## METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit  
Account  
Number  
Deposit  
Account  
Name

50-0801

North America International Patent Office

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments

☒ Charge any additional fee(s) or any underpayment of fee(s)

☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

## FEE CALCULATION

### 1. BASIC FILING FEE

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1001	770	2001	385	Utility filing fee	
1002	340	2002	170	Design filing fee	
1003	530	2003	265	Plant filing fee	
1004	770	2004	385	Reissue filing fee	
1005	160	2005	80	Provisional filing fee	
SUBTOTAL (1)				(\$ ) 0.00	

### 2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

		Extra Claims		Fee from below		Fee Paid
Total Claims	<input type="text"/>	-20** =	<input type="text"/>	X	<input type="text"/>	<input type="text"/>
Independent Claims	<input type="text"/>	- 3** =	<input type="text"/>	X	<input type="text"/>	<input type="text"/>
Multiple Dependent					<input type="text"/>	<input type="text"/>

Large Entity		Small Entity		Fee Description
Fee Code	Fee (\$)	Fee Code	Fee (\$)	
1202	18	2202	9	Claims in excess of 20
1201	86	2201	43	Independent claims in excess of 3
1203	290	2203	145	Multiple dependent claim, if not paid
1204	86	2204	43	** Reissue independent claims over original patent
1205	18	2205	9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$ ) 0.00

\*\*or number previously paid, if greater; For Reissues, see above

## FEE CALCULATION (continued)

### 3. ADDITIONAL FEES

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet	
1053	130	1053	130	Non-English specification	
1812	2,520	1812	2,520	For filing a request for ex parte reexamination	
1804	920*	1804	920*	Requesting publication of SIR prior to Examiner action	
1805	1,840*	1805	1,840*	Requesting publication of SIR after Examiner action	
1251	110	2251	55	Extension for reply within first month	0.00
1252	420	2252	210	Extension for reply within second month	
1253	950	2253	475	Extension for reply within third month	
1254	1,480	2254	740	Extension for reply within fourth month	
1255	2,010	2255	1,005	Extension for reply within fifth month	
1401	330	2401	165	Notice of Appeal	
1402	330	2402	165	Filing a brief in support of an appeal	
1403	290	2403	145	Request for oral hearing	
1451	1,510	1451	1,510	Petition to institute a public use proceeding	
1452	110	2452	55	Petition to revive - unavoidable	
1453	1,330	2453	665	Petition to revive - unintentional	
1501	1,330	2501	665	Utility issue fee (or reissue)	
1502	480	2502	240	Design issue fee	
1503	640	2503	320	Plant issue fee	
1460	130	1460	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
8021	40	8021	40	Recording each patent assignment per property (times number of properties)	
1809	770	2809	385	Filing a submission after final rejection (37 CFR 1.129(a))	
1810	770	2810	385	For each additional invention to be examined (37 CFR 1.129(b))	
1801	770	2801	385	Request for Continued Examination (RCE)	
1802	900	1802	900	Request for expedited examination of a design application	

Other fee (specify)

\*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$ ) 0.00

## SUBMITTED BY

Name (Print/Type)

Winston Hsu

Registration No.  
(Attorney/Agent)

41,526

Telephone 886289237350

Signature

*Winston Hsu*

Date

12/30/2003

**WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.**

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/02B (11-00)  
Approved for use through 10/31/2002. OMB 0651-0032  
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

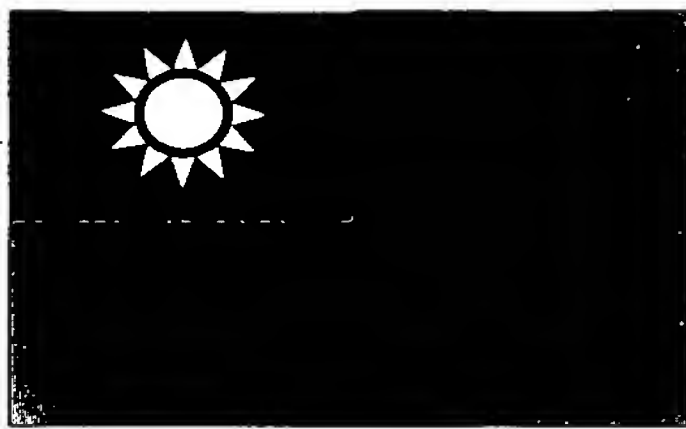
## DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092107925	Taiwan R.O.C	04/07/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.





中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 04 月 07 日  
Application Date

申請案號：092107925  
Application No.

申請人：聯發科技股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 5 月 14 日  
Issue Date

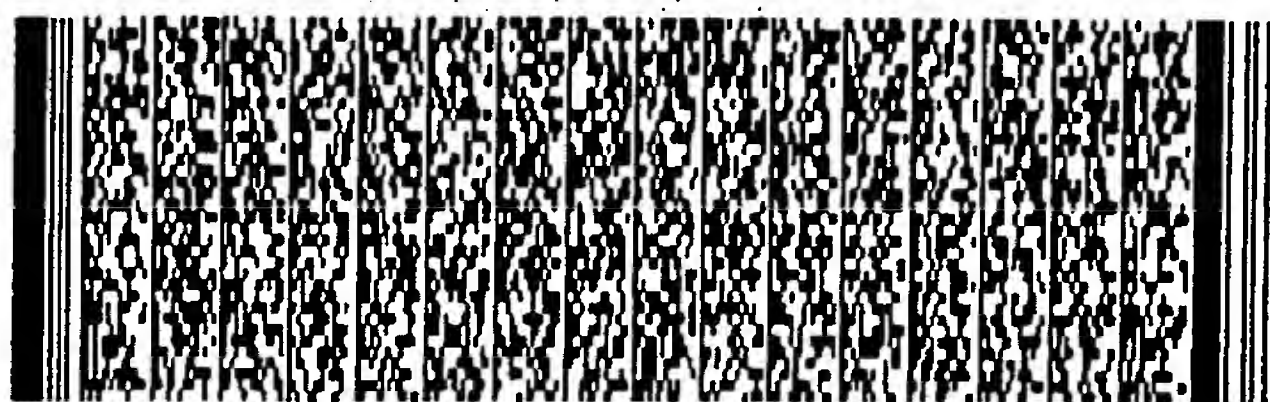
發文字號：09220479510  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一、 發明名稱	中 文	產生循軌誤差訊號之方法及相關裝置
	英 文	METHOD AND RELATED APPARATUS FOR DERIVING A TRACKING ERROR SIGNAL
二、 發明人 (共1人)	姓 名 (中文)	1. 鄭裕
	姓 名 (英文)	1. Chen, Yuh
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 新竹縣竹北市嘉興路三八四巷十一號六樓
	住居所 (英 文)	1. 6F, No. 11, Lane 384, Jia-Shing Rd, Ju-Bei City, Hsin-Chu Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 聯發科技股份有限公司
	名稱或 姓 名 (英文)	1. MediaTek Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹市新竹科學工業園區創新一路13號1F (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 1F, No. 13, Innovation Road 1, Science-Based Industrial Park, Hsin-Chu City, Taiwan, R.O.C.
	代表人 (中文)	1. 蔡明介
	代表人 (英文)	1. Tsai, Ming-Kai



四、中文發明摘要 (發明名稱：產生循軌誤差訊號之方法及相關裝置)

本發明提供一種利用一第一類比偵測訊號及一第二類比偵測訊號以產生一循軌誤差訊號 (Tracking Error Signal) 的方法，其包含有將該第一類比偵測訊號及該第二類比偵測訊號相加成為一類比相加訊號，使用一類比延遲裝置將該類比相加訊號延遲成為一延遲訊號，將該延遲訊號數位化成為一數位延遲訊號，將該第一類比偵測訊號以及該第二類比偵測訊號分別轉換為一第一數位偵測訊號以及一第二數位偵測訊號，以及將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作 (Comparing Operation) 產生該循軌誤差訊號。

伍、(一)、本案代表圖為：第 7 圖

(二)、本案代表圖之元件代表符號簡單說明：  
圖七為本發明一方法實施例之流程圖。

六、英文發明摘要 (發明名稱：METHOD AND RELATED APPARATUS FOR DERIVING A TRACKING ERROR SIGNAL)

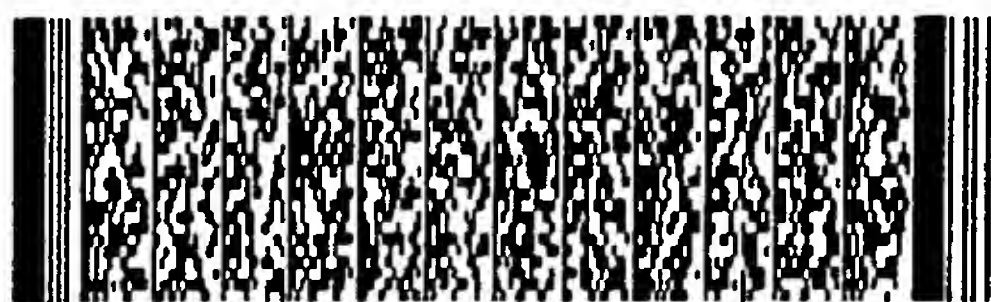
A method for deriving a tracking error signal based on a first analog detect signal and a second analog detect signal. The method includes summing the first analog detect signal and the second analog detect signal as an analog sum signal, utilizing an analog delay device to delay the analog sum signal to be a delay signal, digitalizing the delay signal as a digital delay



四、中文發明摘要 (發明名稱：產生循軌誤差訊號之方法及相關裝置)

六、英文發明摘要 (發明名稱：METHOD AND RELATED APPARATUS FOR DERIVING A TRACKING ERROR SIGNAL)

signal, transforming the first analog detect signal and the second analog detect signal respectively as a first digital detect signal and a second digital detect signal, and generating the tracking error signal by utilizing a comparing operation among the digital delay signal, the first digital detect signal, and the second digital detect signal.





一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



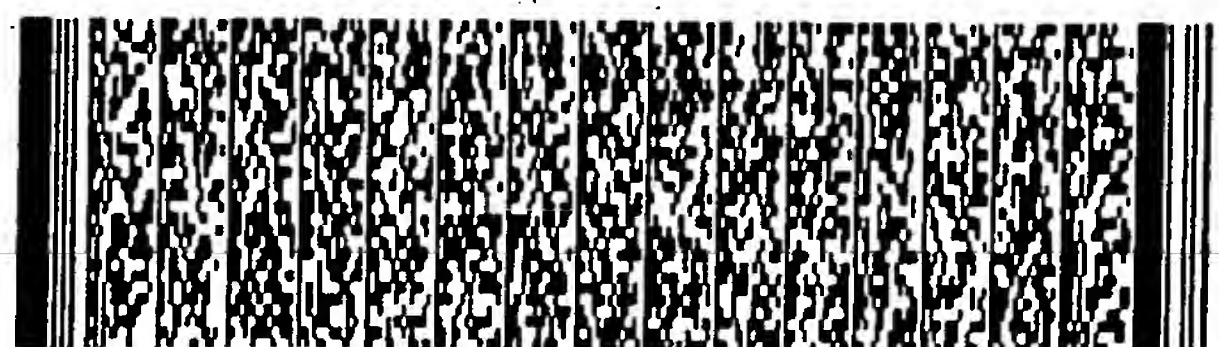
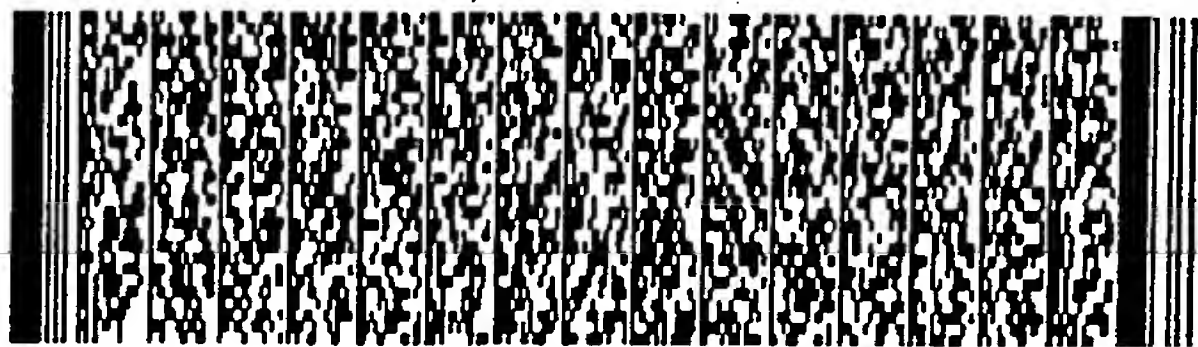
## 五、發明說明 (1)

### 發明所屬之技術領域

本發明提供一種於一光儲存系統中產生一循軌誤差訊號 (Tracking Error Signal) 的方法，尤指一種於一光儲存系統中，利用一第一類比偵測訊號及一第二類比偵測訊號以產生此循軌誤差訊號的方法。

### 先前技術

在各式的光儲存系統當中，光學讀取頭 (Optical Pick-Up Head) 為最關鍵的零組件之一，負責資料的讀取或寫入。以光碟機為例，其基本的構造如圖一所示，圖一為一般光碟機 10 部分構造之示意圖，包含了一讀寫頭 12、一旋轉馬達 14、以及一移動平台 16。讀寫頭 12 將一雷射光束 18 聚焦在一記錄介質 20 (Record Carrier) (即光碟片) 之表面，形成和資料區大小相近的聚焦光點。光碟片由旋轉馬達 14 帶動旋轉，於理想情況下，聚焦光點在光碟片 20 表面沿著資料軌道 (track) 之一軌道方向行進，形成圖一所示的聚焦光點軌跡 22，以讀取或寫入資料。讀寫頭 12 連接於一移動平台 16，移動平台 16 幫助讀寫頭 12 進行軌道搜尋及執行跨軌動作，將讀寫頭 12 於光碟片 20 上作適當的位移，使讀取頭移動到目標軌道上進行讀取資料或是寫入資料的動作。以資料讀取之原理為例，簡單來說，讀取頭所發出照射於光碟片 20 之聚焦光





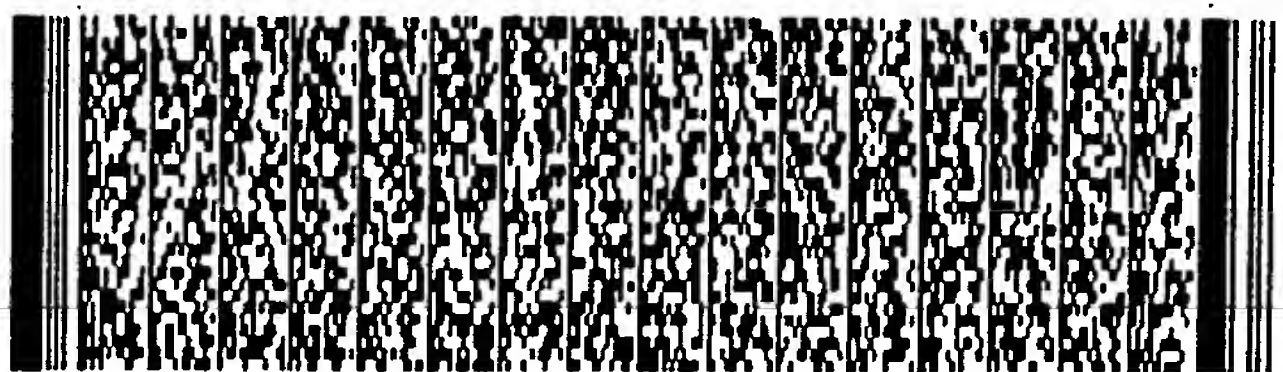
## 五、發明說明 (2)

點從光碟片 20 資料面 (Information Plane) 反射回來後，經一分光系統由一光學感測器所接收，依光碟片 20 之資料面上代表 0 與 1 不同之區域，反射光會有明暗不同的強度，便可經由光學感測器轉換成高低不同電位之電訊號。此外，光碟機讀取資料時，為了能夠快速且連續地讀取，碟片必須作高速的旋轉，由於光碟片 20 較易受外力、環境或溫度分布不均等因素的影響而稍微變形翹曲，加上光碟片 20 是屬於可抽換式的記錄介質，在旋轉時光碟片 20 的旋轉中心可能會有所偏離，因此資料軌道在旋轉時會忽上忽下，時左時右地偏擺，造成聚焦誤差 (Focus Error) 及循軌誤差 (Tracking Error) 等而導致資料無法讀取，所以讀取頭的作用除了必須產生聚焦光點照射資料軌道及偵測自光碟片 20 反射的光訊號外，還要能夠將聚焦光點鎖定在所欲讀取的資料軌道上，才能快速且連續地讀取資料。

再者，圖一光碟片 20 上儲存有相當高密度的資料，資料軌道寬度及資料軌道之間的距離都很小，所以讀取時稍一偏離軌道資料便不正確。因此光學讀取頭所發出之雷射聚焦光點與軌道中心契合的精準度成為在進行資料讀取時最重要的關鍵。請見圖二，圖二為圖一光碟片 20 上之一資料軌道與讀取頭 12 之一光學感測器 30 相對關係之示意圖。資料軌道是以間斷分佈、長短不同的坑道記號 32 (pit) 來記錄資料，圖二中的箭號 34 顯示光碟片

### 五、發明說明 (3)

20上資料軌道之一軌道方向 (Track Direction)，讀取頭12之光學感測器30即延此軌道方向於光碟片20之資料軌道中讀取資料訊號。光學感測器30為一四象限感測器，分為區域A、區域B、區域C、及區域D。當資料軌跡上之各個坑道記號32掠過讀取頭之光學感測器30時，光學感測器30可接收圖一雷射光束18經由此些坑道記號32反射及繞射後之一光束，並依據所接收到之光束於空間中位於此四個區域(區域A、B、C、D)之不同的成分以產生一循軌誤差訊號 (Tracking Error Signal, TE) 及一聚焦誤差訊號 (Focus Error Signal, FE)，循軌誤差訊號 TE 代表前述聚焦光點偏離資料軌道的程度，聚焦誤差訊號 FE 代表圖一光學讀取頭所發出之雷射光束18之焦點 (Focal Point) 與光碟片20資料面相距的程度，相關的裝置即可依循軌誤差訊號 TE 及聚焦誤差訊號 FE 動態調整光學讀取頭的位置。奠基於上述光學感測器30結構以產生循軌誤差訊號 TE 的習知技術已出現於一些相關文獻及專利中。在 US Patent No. 4,057,833, "Centering detection system for an apparatus for playing optically readable record carriers" 中，Braat 等人已使用全類比的方法，將光學感測器依據反射光束於空間中不同的成分產生對應之輸出訊號，再利用這些輸出訊號間的時間差 (Time Difference) 或相位差 (Phase Difference)，加以比較處理以產生循軌誤差訊號 TE。之後，為增加訊號處理的精準度，Bakx 等人於 US Patent No.



#### 五、發明說明 (4)

6,137,755, "Deriving a tracking error signal from a time difference between detector signals"中，完全利用數位的方式，來執行相關的訊號處理運作，同樣將圖二光學感測器 30輸出訊號間之時間差或相位差轉化為循軌誤差訊號 TE。

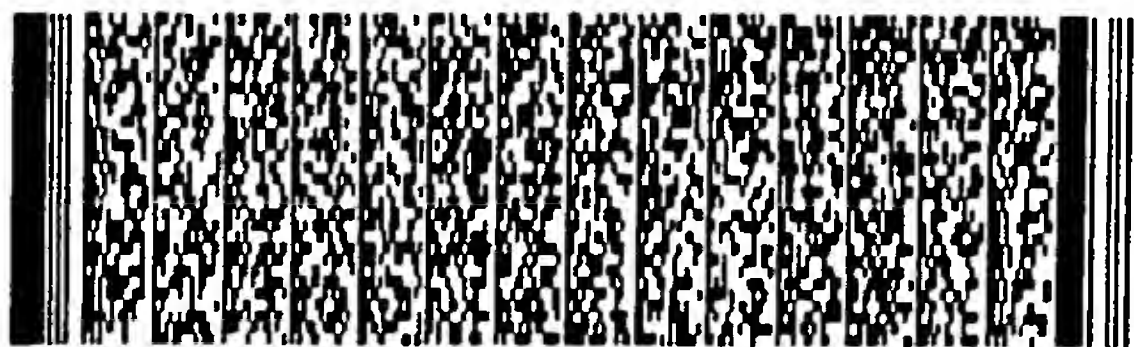
關於上述習知專利 (US Patent No. 6,137,755)所揭露之架構請參閱圖三，圖三為習知一循軌誤差訊號產生裝置 40之功能方塊圖。圖三循軌誤差訊號產生裝置 40包含有二訊號輸入端 (一第一訊號輸入端 42及一第二訊號輸入端 44)、二類比數位轉換電路 (一第一數位化電路 46及一第二數位化電路 48)、一數位延遲裝置 50、二比較裝置 (一第一比較裝置 52及一第二比較裝置 54)、以及一訊號產生器 56。第一訊號輸入端 42接收一第一類比偵測訊號 A1，第二訊號輸入端 44接收一第二類比偵測訊號 A2，請同時對照參閱圖二，圖二光學感測器 30之四個區域 A、B、C、D會依據 (經由坑道記號 32反射及繞射之)光束於空間中對應的成分，分別產生四個對應之輸出訊號 a、b、c、d，由於圖二聚焦光點於空間中些許偏離了資料軌道，因此輸出訊號 a、b、c、d各自之間存在一時間差，為了能分辨出聚焦光點於空間中偏離資料軌道的程度，第一類比偵測訊號 A1之值設為輸出訊號 a加上輸出訊號 c ( $A1 = a + c$ )，而第二類比偵測訊號 A2之值為輸出訊號 b加上輸出訊號 d ( $A2 = b + d$ )。請繼續參閱圖三，第



#### 五、發明說明 (5)

一訊號輸入端 42 及第二訊號輸入端 44 分別連接至第一數位化電路 46 及第二數位化電路 48，用來分別將第一類比偵測訊號 A1 與第二類比偵測訊號 A2 轉換為一第一數位偵測訊號 D1 以及一第二數位偵測訊號 D2。請同時參閱圖四，圖四為圖三複數個訊號相對應關係之時序圖。圖四中顯示了第一數位偵測訊號 D1 以及第二數位偵測訊號 D2 之間存在一時間差  $\Delta$ ，代表了聚焦聚焦光點於空間中偏離資料軌道的程度。

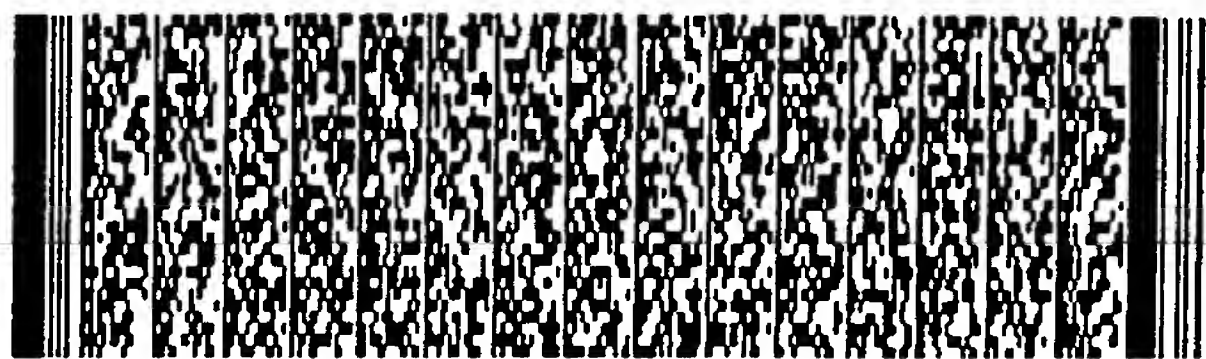
如圖三所示，數位延遲裝置 50 電連於第一數位化電路 46，用來將第一數位偵測訊號 D1 作一數位延遲 ( $T_d$ )，產生一數位延遲訊號 DR。圖四同樣顯示了數位延遲訊號 DR 於時域上的狀態。接著數位延遲訊號 DR 與第一數位偵測訊號 D1 經過第一比較裝置 52 而產生一第一數位比較訊號 DC1，此第一比較裝置 52 為一互斥或 (Exclusive OR, XOR) 邏輯閘，主要可用來解析出數位延遲訊號 DR 與第一數位偵測訊號 D1 兩訊號之前緣與後緣，同理，數位延遲訊號 DR 與第二數位偵測訊號 D2 經過可為一互斥或邏輯閘的第二比較裝置 54 產生一第二數位比較訊號 DC2，第一數位比較訊號 DC1 與第二數位比較訊號 DC2 亦顯示於圖四之。在第一比較裝置 52 與第二比較裝置 54 之後共同連接至訊號產生器 56，在訊號產生器 56 中會將第二數位比較訊號 DC2 減去第一數位比較訊號 DC1，以產生一時差訊號 DT，至此為止，根據時差訊號 DT 的狀態，相關電路設計



#### 五、發明說明 (6)

者已能分辨出原先第一數位偵測訊號 D1以及第二數位偵測訊號 D2之間落後或超前的相對關係，如圖四所示，在本實施例之情形下，時差訊號 DT為一負電壓值代表了在此一時脈 (Clock)中第一數位偵測訊號 D1超前於第二數位偵測訊號 D2。再經於訊號產生器 56中相關濾波功能之操作，便產生所欲之循軌誤差訊號 TE，如此一來，相關設計者便能依據循軌誤差訊號 TE以動態地將控制圖一光學讀取頭 12之聚焦光點精確沿著資料軌道 (圖二箭號 34所示之軌道方向)行進，完成資料讀取之動作。

習知專利所揭露之另一架構請參閱圖五，圖五為習知另一循軌誤差訊號產生裝置 60之功能方塊圖。圖五實施例與圖三實施例相異之處在於圖五實施例包含四訊號輸入端 62，不執行訊號組合之程序，直接分別接收圖二光學感測器 30之四個區域 A、B、C、D所產生的四個對應之輸出訊號 a、b、c、d，並將其分別作為循軌誤差訊號產生裝置 60之第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4，而其餘技術特徵則與前例相同，完全利用數位的方式，來執行相關的訊號處理運作。循軌誤差訊號產生裝置 60包含有四數位化電路 64，分別電連於四訊號輸入端 62，用來將第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4分別轉換為一第一數位偵測訊號 D1、一第二數位偵測訊號



#### 五、發明說明 (7)

D2、一第三數位偵測訊號 D3、以及一第四數位偵測訊號 D4。圖五實施例包含二數位延遲裝置 70，分別將第一數位偵測訊號 D1及第三數位偵測訊號 D3延遲成為一第一數位延遲訊號 DR1及一第三數位延遲訊號 DR3。與圖三相似，經過四個比較裝置 68(互斥或邏輯閘)，分別比較第一數位延遲訊號 DR1與第一數位偵測訊號 D1產生一第一數位比較訊號 DC1；比較第一數位延遲訊號 DR1與第二數位偵測訊號 D2產生一第二數位比較訊號 DC2、比較第三數位延遲訊號 DR3與第三數位偵測訊號 D3產生一第三數位比較訊號 DC3、以及比較第三數位延遲訊號 DR3與第四數位偵測訊號 D4以產生一第四數位比較訊號 DC4，最後再經一訊號產生器 66將四個數位比較訊號作加減組合(於本實施例為  $DC2 + DC4 - DC1 - DC3$ )並加以處理後產生循軌誤差訊號 TE。

上述用來產生循軌誤差訊號 TE的習知架構和方法雖已廣泛地被驗證及使用，但仍存在許多的問題和急需改進的空間，首先，於圖三實施例中，只有第一數位偵測訊號 D1經過數位延遲裝置 50的延遲，並將經過延遲的第一數位偵測訊號 D1同時作為第一數位偵測訊號 D1及第二數位偵測訊號 D2比較的標準，而忽略了將第二數位偵測訊號 D2也納入延遲的考量及比較的標準，如此一來，在某些特定的情況下，會造成同時在作訊號處理的兩軌間的不平衡效應，這種效應在圖五實施例會更加明顯。再



#### 五、發明說明 (8)

者，當光碟機轉速改變時，圖二光學感測器 30 所讀出的資料 (RF) 訊號 (此資料訊號可視為圖二四個區域 A、B、C、D 所產生的四個對應之輸出訊號 a、b、c、d 之總和) 的頻率也因應而改變，習知實施例中的數位延遲裝置 (50、70) 也必須相對應的改變其延遲時間，因此無論是圖三之數位延遲裝置 50 或圖五之數位延遲裝置 70 都必須再外接或內建一數位延遲電路之調整電路 (Tuning Circuit)，去因應不同的資料訊號頻率作準確且適當的延遲時間判斷，這對數位電路設計本身有相當的困難度，容易大幅增加數位延遲裝置的電路面積，更會對循軌誤差訊號產生裝置及整個光儲存系統造成相當大的負擔。

#### 發明內容

因此本發明的主要目的在於一種於一光儲存系統中利用一第一類比偵測訊號及一第二類比偵測訊號以產生一循軌誤差訊號的方法及相關裝置，以解決上述問題。

在本發明所揭露之方法及架構中，我們利用一類比延遲裝置完成類比訊號延遲的運作，此類比延遲裝置可一、等化器 (Equalizer) 電連一數位化電路、一遲滯電路 (Relay)、或是將等化器電連遲滯電路以共同完成，如此可無須外接或內建一數位延遲電路之調整即可因應不同的資料訊號頻率作適當的延遲時間。再者，併同本發明

#### 五、發明說明 (9)

系統中之合成裝置，將光學感測器不同區域所產生的複數個類比偵測訊號予以相加後再經本發明類比延遲裝置完成類比訊號延遲的運作，將對應於空間中不同區域的複數個類比偵測訊號皆納入延遲及比較的標準，可改善訊號間的不平衡效應，亦可使本發明之架構對延遲時間準確性的敏感度降低。

本發明之目的為提供一種利用一第一類比偵測訊號及一第二類比偵測訊號以產生一循軌誤差訊號 (Tracking Error Signal) 的方法，其包含有將該第一類比偵測訊號與該第二類比偵測訊號相加成為一類比相加訊號；使用一類比延遲裝置將該類比相加訊號延遲成為一延遲訊號；將該延遲訊號數位化成為一數位延遲訊號；將該第一類比偵測訊號以及該第二類比偵測訊號分別轉換為一第一數位偵測訊號以及一第二數位偵測訊號；以及將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作 (Comparing Operation) 產生該循軌誤差訊號。

本發明產生一循軌誤差訊號 (Tracking Error Signal) 的方法，包含下列步驟 (a) 接收一經由一記錄介質 (Record Carrier) 反射及繞射後之一光束，該光束係依據該循軌誤差訊號以沿著該記錄介質上之一軌道方向 (Track Direction) 行進；(b) 於進行步驟 (a) 後，依據

#### 五、發明說明 (10)

所接收到之該光束於空間中複數個不同的成分 (Portion)，產生一第一類比偵測訊號及一第二類比偵測訊號，其中該第一類比偵測訊號及該第二類比偵測訊號之間存在一時間差 (Time Difference)；(c) 於進行步驟 (b) 後，分別將該第一類比偵測訊號以及該第二類比偵測訊號轉換為一第一數位偵測訊號以及一第二數位偵測訊號；(d) 於進行步驟 (b) 後，將該第一類比偵測訊號及該第二類比偵測訊號相加成為一類比相加訊號；(e) 於進行步驟 (d) 後，將該類比相加訊號經一延遲操作 (Delay Operation) 成為一延遲訊號；(f) 於進行步驟 (e) 後，將該延遲訊號數位化成為一數位延遲訊號；以及 (g) 於進行步驟 (e) 及步驟 (f) 後，將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作 (Comparing Operation)，以產生該循軌誤差訊號。

本發明之另一目的為提供一種循軌誤差訊號產生裝置 (Tracking Error Signal Generator)，其用於一光儲存系統中用來產生一循軌誤差訊號，該循軌誤差訊號產生裝置包含有二訊號處理端，用來分別提供一第一類比偵測訊號以及一第二類比偵測訊號，其中該第一類比偵測訊號及該第二類比偵測訊號之間存在一時間差 (Time Difference)；一合成裝置，電連於該二訊號處理端，用來將該第一類比偵測訊號及該第二類比偵測訊號合成為一類比相加訊號；一類比延遲裝置，電連於該合成裝

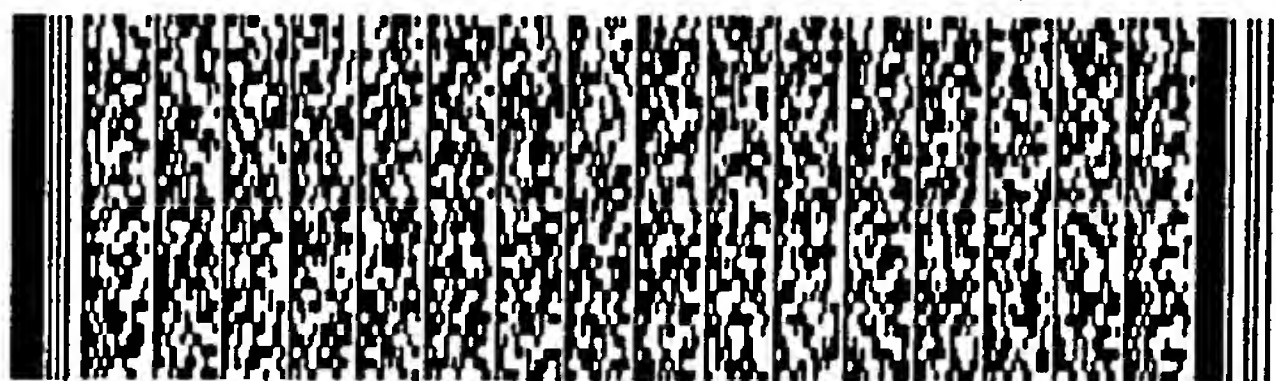




## 五、發明說明 (11)

延處訊測數偵該位號測偵二位生數訊偵位該數產一二比數及一後為該類二以第作成於二第置該操化連第一裝與較位電該及遲別比數別及以延分一並分號號該號經遲，訊訊於訊號延路測測連遲訊號電偵偵電延測訊化比比，位偵加位類數組數位相數一一模該數比二第第較將二類該一比來第。該將為一用該號將來換及，及訊來；用轉以路以差用號，別；電號誤置，訊端分號化訊軌

，訊；類訊；加位偵、訊及比總  
端測號一測號比數比號測以類加訊  
號偵訊第偵訊類四類訊偵、該遲測  
訊比測該比總該；一測位號於延偵  
四類偵將類加將號第偵數訊連位位  
有、二比來三比來訊該比一測電數  
含第類用第類用總將類第偵，該二  
包一四，該一，加來三一一位組將第  
置、第端、為置遲用第為數模來該  
裝號一理號成裝延，該換三較用、  
生訊及處訊合成位端、轉第比，號  
產測以號測號合數號號別一一一路訊  
號偵、訊偵訊該一訊訊分、及電測  
訊比號四比測於為四測號號以化偵  
差類訊該類偵連成該偵訊訊；位位  
誤一測於二比電化於比測測號數  
軌第偵連第類，位連類偵偵訊四一  
循一比電該四置數電二比位測該第  
之供類，第裝並別第類數偵及該  
明提三置號該遲遲分該四二位以與  
發別第裝訊及延延，第第數置別  
本分一成測以比號路號該一四裝分  
來、合偵、類訊電訊及、第遲號  
小號一比號一總化測以一延訊



## 五、發明說明 (12)

號、該第三數位偵測訊號、以及該第四數位偵測訊號經一比較操作後產生該循軌誤差訊號。

### 實施方式

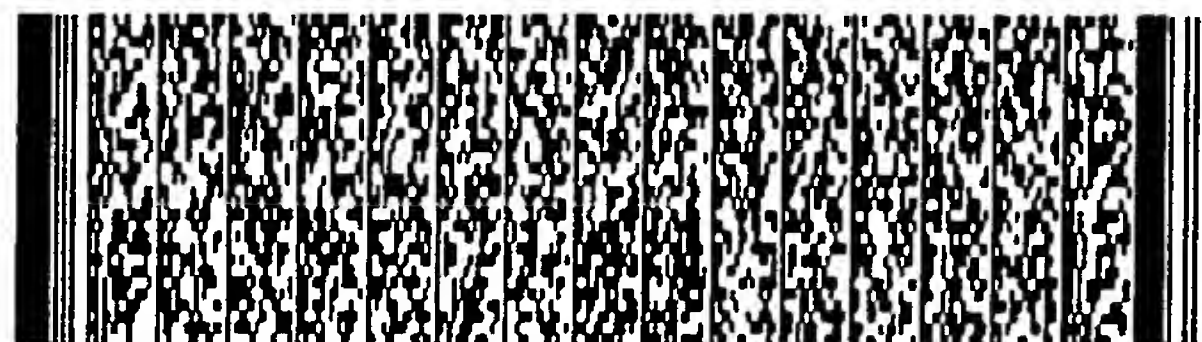
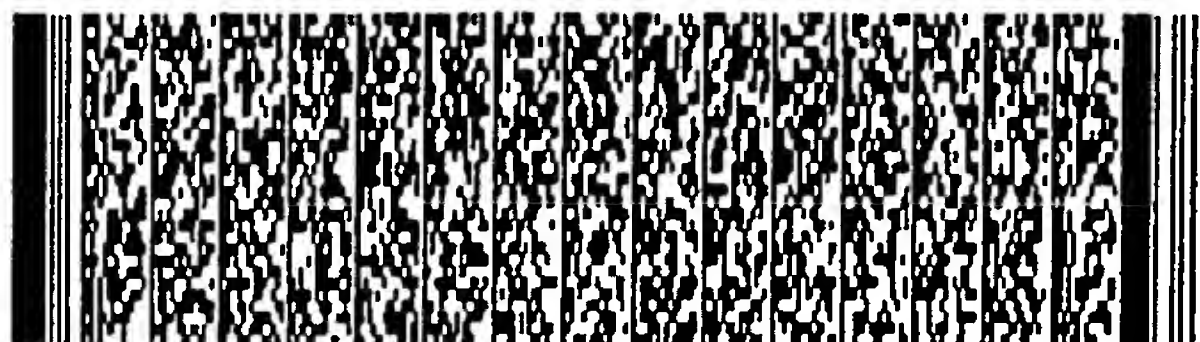
本發明所揭露之方法及架構亦是奠基於上述圖二之光學感測器 30 結構以產生一循軌誤差訊號 TE，請參閱圖六，圖六為本發明循軌誤差訊號產生裝置 80 之一實施例之功能方塊圖。循軌誤差訊號產生裝置 80 是用於一光儲存系統中用來產生一循軌誤差訊號 TE，其包含有一第一訊號處理端 82、一第二訊號處理端 84、一合成裝置 85、一類比延遲裝置 90、第一數位化電路 86、第二數位化電路 88、以及一比較模組 93。第一及第二訊號處理端 82、84 分別提供一第一類比偵測訊號 A1 以及一第二類比偵測訊號 A2，對照於圖二光學感測器 30 之四個區域 A、B、C、D 所產生四個對應之輸出訊號 a、b、c、d，第一類比偵測訊號 A1 對應於輸出訊號 a 加上輸出訊號 c 之值 ( $A1 \equiv a + c$ )，而第二類比偵測訊號 A2 係對應於輸出訊號 b 加上輸出訊號 d 之值 ( $A2 \equiv b + d$ )，只要圖一讀寫頭 12、圖二光學感測器 30 等之行進偏離所欲讀取的資料軌道，第一類比偵測訊號 A1 及第二類比偵測訊號 A2 之間即存在一時間差 (Time Difference)。本發明循軌誤差訊號 TE 產生裝置 80 之重要技術特徵之一即包含電連於二訊號處理端 82、84 之合成裝置 85，可用來將第一類比偵測訊號 A1 及第二



#### 五、發明說明 (13)

類比偵測訊號 A2 合成為一類比相加訊號 MA。接下來，本發明之另一重要技術特徵即類比延遲裝置 90 的設置，類比延遲裝置 90 電連於合成裝置 85，將類比相加訊號 MA 延遲並數位化成為一數位延遲訊號 DR，而第一及第二數位化電路 86、88 亦分別電連於二訊號處理端 82、84，用來將第一類比偵測訊號 A1 及第二類比偵測訊號 A2 分別轉換為一第一數位偵測訊號 D1 以及一第二數位偵測訊號 D2，最後數位延遲訊號 DR 分別與第一數位偵測訊號 D1 以及第二數位偵測訊號 D2 經比較模組 93，執行一比較操作後產生循軌誤差訊號 TE。

請注意，上述本實施例循軌誤差訊號產生裝置 80 之主要技術特徵為將之間具有時間差之二類比偵測訊號（第一類比偵測訊號 A1 及一第二類比偵測訊號 A2）加以解析以產生循軌誤差訊號 TE，因此，第一類比偵測訊號 A1 以及第二類比偵測訊號 A2 並不限定為輸出訊號 a、b、c、d 上述的特定組合，意即，只要第一類比偵測訊號 A1 及第二類比偵測訊號 A2 對應於輸出訊號 a、b、c、d 之組合能使二類比偵測訊號之間存在之時間差能正確反映聚焦光點（光學感測器 30 所發出之雷射光束位於記錄介質（圖一光片 20）上之一中心）偏離資料軌道的程度即可，同理，本發明循軌誤差訊號產生裝置 80 亦適用於非圖二四象限感測器之其他種類的光學感測器 30（例如大於 2X2 規格之矩陣光學感測器 30 或劃分為更多象限之光學感測器 30）。





#### 五、發明說明 (14)

再者，本實施例之合成裝置 85 可為一加法器 (Adder)，將第一類比偵測訊號 A1 以及第二類比偵測訊號 A2 相加，使兩類比偵測訊號皆納入類比延遲裝置 90 之類比延遲運作及後來之比較操作中，避免了訊號間的不平衡效應。

接著請注意，本發明類比延遲裝置 90 的可使用一等化器 (Equalizer) 電連一數位化電路、一遲滯電路 (Relay)、或是將等化器電連遲滯電路共同完成。在實際實施時，作為訊號品質控制之用的等化器為本發明適用之光儲存系統既有之設備，將其應用於本發明中作為類比延遲裝置 90 可發揮其既有之功能依資料訊號頻率調整延遲時間，節省類比延遲裝置 90 所佔的晶片面積。而遲滯電路因可利用預設之電位差作為延遲時間的依據，因此當由記錄介質 (圖一光碟片 20) 資料面所讀出之資料訊號的頻率高 (在時域之週期較短) 時，判斷出的延遲時間也會較短，同理，資料訊號的頻率低 (在時域之週期較長) 時，判斷出的延遲時間也隨之較長，如此一來，利用遲滯電路完成之類比延遲裝置 90，即使涉及相當高頻的運作，亦可簡易地動態因應不同的資料訊號頻率而判斷出適當的延遲時間。與圖三習知技術相比，本實施例循軌誤差訊號產生裝置 80 可視為一混合式 (Mixed) 循軌誤差訊號產生裝置 80，既非全然利用數位的方式，也不完全利用類比的方式運作，而是以類比延遲的方式簡化訊號延遲的運作，並採用數位訊號處理的精準度，產生準確

#### 五、發明說明 (15)

可信賴的循軌誤差訊號 TE。

依據上述圖六實施例之循軌誤差訊號產生裝置 80，本發明利用第一類比偵測訊號 A1 及第二類比偵測訊號 A2 以產生循軌誤差訊號 TE 之一方法實施例可歸納於下列步驟，並請見圖七，圖七為本發明一實施例之流程圖：

步驟 100：將第一類比偵測訊號 A1 及第二類比偵測訊號 A2 相加成為一類比相加訊號 MA；

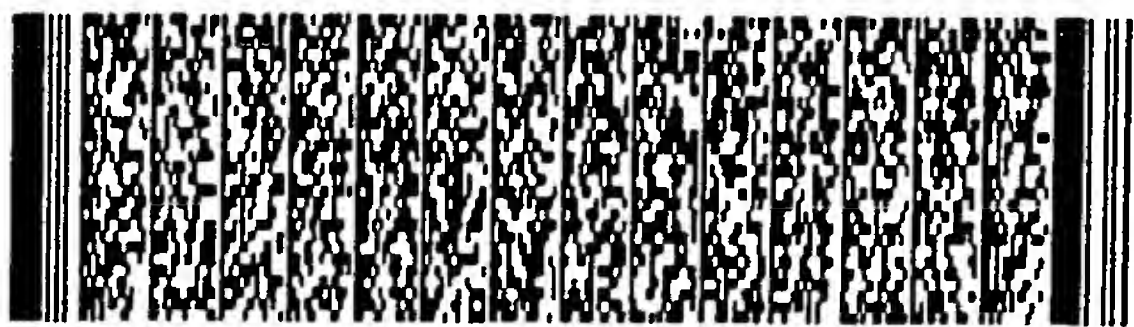
步驟 101：使用類比延遲裝置 90 將類比相加訊號 MA 延遲成為一延遲訊號 AR；

步驟 102：將延遲訊號 AR 數位化成為一數位延遲訊號 DR；

步驟 103：將第一類比偵測訊號 A1 以及第二類比偵測訊號 A2 分別轉換為第一數位偵測訊號 D1 以及第二數位偵測訊號 D2；

步驟 104：將數位延遲訊號 DR 分別與第一數位偵測訊號 D1 以及第二數位偵測訊號 D2 經比較模組 93 執行一比較操作 (Comparing Operation) 後產生循軌誤差訊號 TE。

請參閱圖八，圖八為圖六循軌誤差訊號產生裝置 80 之一詳細實施例之功能方塊圖，可更加清楚的了解圖六發明循軌誤差訊號產生裝置 80 之內部運作。第一訊號處理端 82 係將 (由圖二光學感測器 30 產生之) 輸出訊號  $(a + c)$  之值通過一第一高通濾波器 81，以濾除低頻雜訊並得到第一類比偵測訊號 A1，其運作以數學式來描述即



## 五、發明說明 (16)

為： $A1 = G_{h1}(a+c)$ ，其中  $G_{h1}$  為第一高通濾波器 81 的轉移函數。同理第二訊號處理端 84 將 (由圖二光學感測器 30 產生之) 輸出訊號  $(b+d)$  之值通過一第二高通濾波器 83 以產生第二類比偵測訊號  $A2$ ，數學式為： $A2 = G_{h2}(b+d)$ ， $G_{h2}$  為第二高通濾波器 83 的轉移函數，可與  $G_{h1}$  相同或相異。此時請同時參閱圖九，圖九為圖八中複數個訊號相對應關係之時序圖，顯示出第一類比偵測訊號  $A1$ 、第二類比偵測訊號  $A2$ 、類比相加訊號  $MA$ 、延遲訊號  $AR$ 、數位延遲訊號  $DR$ 、第一數位偵測訊號  $D1$ 、第二數位偵測訊號  $D2$ 、一第一比較訊號  $DC1$ 、一第二比較訊號  $DC2$ 、一時差訊號  $DT$ 、以及最後所得之循軌誤差訊號  $TE$  於時域上之相對關係。圖六之合成裝置 85 於圖九中以一加法器 87 完成，而第一及第二類比偵測訊號  $A1$ 、 $A2$  經該加法器 87 相加後所得之類比相加訊號  $MA$  (並經一正規化 (Normalized) 處理) 亦顯示於圖九之中。第一及第二數位化電路 86、88 分別將第一與第二類比偵測訊號  $A1$ 、 $A2$  轉換為第一數位偵測訊號  $D1$  以及第二數位偵測訊號  $D2$ ，相關運作之數學式可分別描述為：

$$D1 = \begin{cases} 1 & A1 \geq 0 \\ 0 & A1 < 0 \end{cases} ; \quad D2 = \begin{cases} 1 & A2 \geq 0 \\ 0 & A2 < 0 \end{cases}$$

本實施例之類比延遲裝置 90 同時包含等化器 89 及遲滯電路 91，類比相加訊號  $MA$  ( $MA = A1 + A2$ ) 經等化器 89 處理後成為延遲訊號  $AR$ ，數學關係式為：

$$AR = f(A1, A2, \Delta\tau) = G_{eq}(A1 + A2) = |G_{eq}|e^{j\Delta\omega\tau}(A1 + A2), \quad \text{其中 } G_{eq} \text{ 為等化器 89 的轉}$$



#### 五、發明說明 (17)

移函數， $\Delta r$  為等化器 89 的延遲時間。延遲訊號 AR 再經遲滯電路 91 處理後產生數位延遲訊號 DR，數學關係式為：

$$DR = \begin{cases} 1 & AR \geq a \\ 0 & AR < -a \end{cases}, \text{ 其中 } a \text{ 為預先設定的電位準。延遲訊號}$$

AR 及數位延遲訊號 DR 亦皆顯示於圖九中。比較模組 93 包含一第一比較裝置 92、一第二比較裝置 94、一運算器 96、以及一低通濾波裝置 98。第一與第二比較裝置 92、94 皆分別為一互斥或 (Exclusive OR, XOR) 邏輯閘，可用來分別解析出兩輸入訊號 (數位延遲訊號 DR 與第一數位偵測訊號 D1、數位延遲訊號 DR 與第二數位偵測訊號 D2) 之上升緣與後緣。數位延遲訊號 DR 與第一數位偵測訊號 D1 會通過第一比較裝置 92 以產生第一比較訊號 DC1 (數學式： $DC1 = D1 \text{ xor } DR$ )，而數位延遲訊號 DR 與第二數位偵測訊號 D2 會通過第二比較裝置 94 以產生第二比較訊號 DC2 (數學式： $DC2 = D2 \text{ xor } DR$ )。運算器 96 將第一比較訊號 DC1 及第二比較訊號 DC2 相減，產生時差訊號 DT，接著時差訊號 DT 會通過低通濾波裝置 98 以產生循軌誤差訊號 TE，數學關係式為： $TE = G_w(DC1 - DC2)$ ，其中  $G_w$  為低通濾波裝置 98 的轉移函數。

在瞭解本發明主要之技術特徵之後，接下來詳述本發明其餘幾個重要的實施例，請參閱圖十，圖十為本發明循軌誤差訊號產生裝置 100 之另一實施例的功能方塊圖，與圖六實施例相異之處在於本實施例包含四訊號處



#### 五、發明說明 (18)

理端 102，直接分別接收圖二所示之光學感測器 30 之四個區域 A、B、C、D 所產生的四個對應之輸出訊號 a、b、c、d，加以處理以將其分別作為一第一類比偵測訊號 A1、一第二類比偵測訊號 A2、一第三類比偵測訊號 A3、以及一第四類比偵測訊號 A4，本實施例之循軌誤差訊號產生裝置 100 另包含有一合成裝置 105 一類比延遲裝置 110、四數位化電路 104、及一比較模組 113。合成裝置 105 電連於四訊號處理端 102，用來將第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4 合成為一類比加總訊號 AS，而類比延遲裝置 110 則電連於合成裝置 105 之後，用來將類比加總訊號 AS 延遲並數位化成為一數位延遲加總訊號 DSR，同時，電連於四訊號處理端 102 的四數位化電路 104 可將第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4 分別轉換為一第一數位偵測訊號 D1、一第二數位偵測訊號 D2、一第三數位偵測訊號 D3、以及一第四數位偵測訊號 D4，最後比較模組 113 將數位延遲加總訊號 DSR 分別與第一數位偵測訊號 D1、第二數位偵測訊號 D2、第三數位偵測訊號 D3、以及第四數位偵測訊號 D4 經一比較操作後產生循軌誤差訊號 TE。

大致而言，本實施例之技術特徵與圖六實施例相似，若對照於圖五習知實施例，本實施例將圖二光學感測器 30 不同區域所產生的複數個類比偵測訊號加以合成



## 五、發明說明 (19)

(相加)後再加以延遲及比較，可改善習知技術訊號間的不平衡效應，再配合以等化器或遲滯電路設計類比延遲裝置 110，可使本發明之架構對延遲時間準確性的敏感度較習知技術為低，類比延遲裝置 110 所佔晶片的電路面積亦較習知數位延遲裝置來的低。請見圖十一，圖十一為圖十實施例之一詳細實施例之功能方塊圖。四訊號處理端 102 分別接收由圖二光學感測器 30 產生之輸出訊號 a、b、c、d，並將其分別通過四高通濾波器 103，濾除低頻雜訊以分別得到第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4，其運作之數學式分別為： $A1 = G_{hp}(a)$ ； $A2 = G_{hp}(b)$ ； $A3 = G_{hp}(c)$ ； $A4 = G_{hp}(d)$ ，其中  $G_{hp}$  為此四高通濾波器 103 的轉移函數，在實際實施時，四高通濾波器 103 的轉移函數不必相同。接下來，圖十一之加法器 107，即圖十之合成裝置 105，將第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4 相加成為一類比加總訊號 AS。本實施例之類比延遲裝置 110 亦同時包含等化器 109 及遲滯電路 111，等化器 109 能將類比加總訊號 AS 延遲成為一延遲加總訊號 ASR，數學關係式為：

$$ASR = f(A1, A2, A3, A4, \Delta\tau) = G_{eq}(A1 + A2 + A3 + A4) = |G_{eq}|e^{j\Delta\tau}(A1 + A2 + A3 + A4)$$
，其中  $G_{eq}$  為等化器 109 的轉移函數， $\Delta\tau$  為等化器 109 的延遲時間。延遲加總訊號 ASR 再經遲滯電路 111 處理後產生數位延遲加總訊號 DSR，數學關係式為：

$$DSR = \begin{cases} 1 & ASR \geq a \\ 0 & ASR < -a \end{cases} \quad , \text{其中 } a \text{ 為預}$$



#### 五、發明說明 (20)

先設定的電位準。在此同時，四數位化電路 104 分別將第一、第二、第三、與第四類比偵測訊號 A1~A4 轉換為第一數位偵測訊號 D1、第二數位偵測訊號 D2、第三數位偵測訊號 D3、以及第四數位偵測訊號 D4，相關運作之數學式可分別描述為：

$$D1 = \begin{cases} 1 & A1 \geq 0 \\ 0 & A1 < 0 \end{cases}; \quad D2 = \begin{cases} 1 & A2 \geq 0 \\ 0 & A2 < 0 \end{cases}; \quad D3 = \begin{cases} 1 & A3 \geq 0 \\ 0 & A3 < 0 \end{cases}; \quad D4 = \begin{cases} 1 & A4 \geq 0 \\ 0 & A4 < 0 \end{cases}$$

。比較模組 113 包含四比較裝置 108、一運算器 116、以及一低通濾波裝置 118。四比較裝置 108 皆分別為一互斥或邏輯閘，可用來分別解析出兩輸入訊號之前緣與後緣。

數位延遲加總訊號 DSR 與第一數位偵測訊號 D1 經比較後產生第一比較加總訊號 DSC1 (數學式： $DSC1 = D1 \text{ xor } DSR$ )；數位延遲加總訊號 DSR 與第二數位偵測訊號 D2 經比較後產生第二比較加總訊號 DSC2 (數學式： $DSC2 = D2 \text{ xor } DSR$ )；數位延遲加總訊號 DSR 與第三數位偵測訊號 D3 經比較後產生第三比較加總訊號 DSC3 (數學式： $DSC3 = D3 \text{ xor } DSR$ )；數位延遲加總訊號 DSR 與第四數位偵測訊號 D4 經比較後產生第四比較加總訊號 DSC4 (數學式： $DSC4 = D4 \text{ xor } DSR$ )。運算器 116 將第一與第三比較加總訊號相加，並減去第二及第四比較加總訊號，最後通過低通濾波裝置 118 以產生循軌誤差訊號 TE，數學關係式為： $TE = G_w(DSC1 - DSC2 + DSC3 - DSC4)$ ，其中  $G_w$  為低通濾波裝置 118 的轉移函數。

請參閱圖十二，圖十二為本發明循軌誤差訊號產生

## 五、發明說明 (21)

裝置 120 之又一實施例之功能方塊圖，此實施例強調單獨以一種遲滯電路 (Relay) 131 完成類比延遲裝置 130，基本的架構近似於圖五之習知實施例，但仍承襲本發明圖六至圖十一之其中一重要技術特徵，利用此非全然利用數位或類比的方式運作的一種混合式 (Mixed) 循軌誤差訊號產生裝置，來改善習知技術之問題。與圖十一實施例相同，四訊號處理端 122 分別接收由圖二光學感測器 30 產生之輸出訊號 a、b、c、d，並將其分別通過四高通濾波器 123，濾除低頻雜訊以分別得到第一類比偵測訊號 A1、第二類比偵測訊號 A2、第三類比偵測訊號 A3、以及第四類比偵測訊號 A4，其運作之數學式分別為：

$A1 = G_{hp}(a)$  ；  
 $A2 = G_{hp}(b)$  ；  $A3 = G_{hp}(c)$  ；  $A4 = G_{hp}(d)$  ，其中  $G_{hp}$  為此四高通濾波器 123 的轉移函數。本實施例循軌誤差訊號產生裝置 120 同樣包含四數位化電路 124，分別電連於四訊號處理端 122，用來分別將第一、第二、第三、與第四類比偵測訊號 A1~A4 轉換為第一數位偵測訊號 D1、第二數位偵測訊號 D2、第三數位偵測訊號 D3、以及第四數位偵測訊號 D4，相關運作之數學式可分別描述為：

$$D1 = \begin{cases} 1 & A1 \geq 0 \\ 0 & A1 < 0 \end{cases} ; \quad D2 = \begin{cases} 1 & A2 \geq 0 \\ 0 & A2 < 0 \end{cases} ; \quad D3 = \begin{cases} 1 & A3 \geq 0 \\ 0 & A3 < 0 \end{cases} ; \quad D4 = \begin{cases} 1 & A4 \geq 0 \\ 0 & A4 < 0 \end{cases} .$$

本實施例包含二遲滯電路 131，由於遲滯電路 131 之特性即可簡易且動態地因應不同的資料訊號頻率而判斷出適當的延遲時間，並將延遲後的相關類比訊號再加以數位化，因此該二遲滯電路 131 可分別先將第一類比偵測訊號

## 五、發明說明 (22)

A1及第三類比偵測訊號 A3延遲成為一第一延遲偵測訊號 AR1及一第三延遲偵測訊號 AR3，再將第一延遲偵測訊號 AR1及第三延遲偵測訊號 AR3分別數位化成為一第一數位延遲偵測訊號 DR1及一第三數位延遲偵測訊號 DR3，以上

描述可用  $DR1 = \begin{cases} 1 & A1 \geq a \\ 0 & A1 < -a \end{cases}$  及  $DR3 = \begin{cases} 1 & A3 \geq a \\ 0 & A3 < -a \end{cases}$  表示，而其中  $a$  為預先設定的電位準。接下來，經過四個比較裝置 128(互斥或邏輯閘)，分別比較第一數位延遲偵測訊號 DR1與第一數位偵測訊號 D1產生一第一數位比較訊號 DC1(數學式：

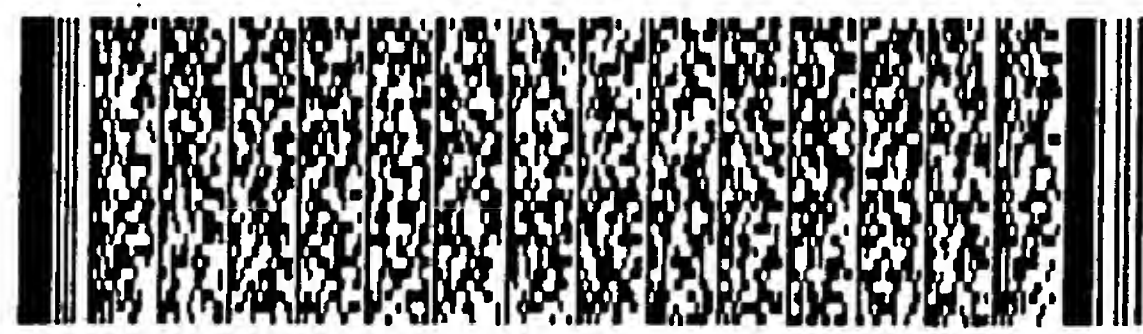
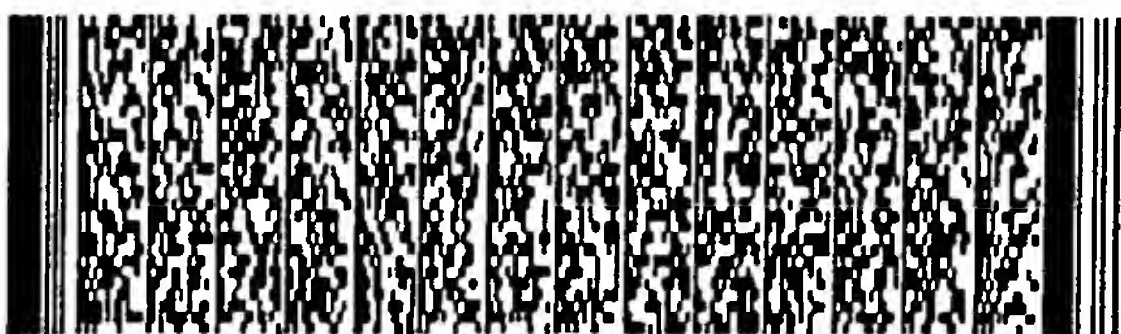
$DC1 = D1 \text{ xor } DR1$ )；比較第一數位延遲偵測訊號 DR1與第二數位偵測訊號 D2產生一第二數位比較訊號 DC2(數學式：

$DC2 = D2 \text{ xor } DR1$ )；比較第三數位延遲偵測訊號 DR3與第三數位偵測訊號 D3產生一第三數位比較訊號 DC3(數學式：

$DC3 = D3 \text{ xor } DR3$ )；以及比較第三數位延遲偵測訊號 DR3與第四數位偵測訊號 D4以產生一第四數位比較訊號 DC4(數學式： $DC4 = D4 \text{ xor } DR3$ )。一運算器 136將四個數位比較訊號作加減組合( $DC1 + DC3 - DC2 - DC4$ )、最後再經一低通濾波裝置 138產生循軌誤差訊號 TE，數學關係式為：

$TE = G_{\omega}(DC1 - DC2 + DC3 - DC4)$ ，其中  $G_{\omega}$  為低通濾波裝置 138的轉移函數。

本發明所揭露之方法及循軌誤差訊號產生裝置之架構適用於各式具有近似於圖二光學感測器 30之光儲存系統、各式記錄介質(例如更高密度或多層資料儲存的光碟





#### 五、發明說明 (23)

片等)、及相關之時間差萃取方法。與習知技術相比，首先，本發明之方法將光學感測器不同區域所產生的複數個類比偵測訊號予以相加合成後再經訊號延遲及比較之運作，可改善訊號間的不平衡效應，再者，本發明利用一個或複數個類比延遲裝置完成類比訊號延遲的運作，在本發明所揭露之實施例中，用既有之等化器

(Equalizer)電連一數位化電路設計類比延遲裝置、用遲滯電路設計類比延遲裝置、或是將等化器電連遲滯電路設計類比延遲裝置，皆可因應不同的資料訊號頻率作適當的延遲時間判斷，而無須如習知全然以數位方式完成之架構需外接或內建一數位延遲電路之調整電路，如此一來，則可大幅降低晶片上用作延遲運作的電路面積。

上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



## 圖式簡單說明

### 圖式之簡單說明

圖一為一般光碟機部分構造之示意圖。  
圖二為圖一光碟片上之一資料軌道與讀取頭之一光學感測器相對關係之示意圖。  
圖三為習知循軌誤差訊號產生裝置一實施例之功能方塊圖。  
圖四為圖三中之複數個訊號相對應關係之時序圖。  
圖五為習知循軌誤差訊號產生裝置另一實施例之功能方塊圖。  
圖六為本發明循軌誤差訊號產生裝置一實施例之功能方塊圖。  
圖七為本發明一方法實施例之流程圖。  
圖八為圖六循軌誤差訊號產生裝置一詳細實施例之功能方塊圖。  
圖九為圖八中複數個訊號相對應關係之時序圖。  
圖十為本發明循軌誤差訊號產生裝置之另一實施例的功能方塊圖。  
圖十一為圖十實施例一詳細實施例之功能方塊圖。  
圖十二為本發明循軌誤差訊號產生裝置之又一實施例之功能方塊圖。

### 圖式之符號說明

# 圖式簡單說明

10	光碟機	12	讀寫頭
14	旋轉馬達	16	移動平台
18	雷射光束	20	記錄介質
22	聚焦光點軌跡	30	光學感測器
32	坑道記號34軌道方向		
40、60、80、100、120	循軌誤差訊號產生裝置		
42	第一訊號輸入端		
44	第二訊號輸入端	46、86	第一數位化電路
48、88	第二數位化電路	50、70	數位延遲裝置
52、92	第一比較裝置	54、94	第二比較裝置
56、66	訊號產生器	62	訊號輸入端
64、104、124			數位化電路
68、128	比較裝置	81	第一高通濾波器
82	第一訊號處理端	83	第二高通濾波器
84	第二訊號處理端	85、105	合成裝置
87、107	加法器	89、109	等化器
90、110	類比延遲裝置		
91、111、131			遲滯電路
93、113	比較模組		
96、116、136			運算器
98、118、138			低通濾波器
102、122	訊號處理端		
103、123	高通濾波器		

## 六、申請專利範圍

1. 一種利用一第一類比偵測訊號及一第二類比偵測訊號以產生一循軌誤差訊號 (Tracking Error Signal) 的方法，其包含有：

將該第一類比偵測訊號及該第二類比偵測訊號相加成為一類比相加訊號；

使用一類比延遲裝置將該類比相加訊號延遲成為一延遲訊號；

將該延遲訊號數位化成為一數位延遲訊號；

將該第一類比偵測訊號以及該第二類比偵測訊號分別轉換為一第一數位偵測訊號以及一第二數位偵測訊號；以及

將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作 (Comparing Operation) 產生該循軌誤差訊號。

2. 如申請專利範圍第1項所述之方法，其中該類比延遲裝置係為一等化器 (Equalizer) 電連一數位化電路或一遲滯電路 (Relay)。

3. 如申請專利範圍第1項所述之方法，其中該類比延遲裝置係為一等化器電連一遲滯電路。

4. 如申請專利範圍第1項所述之方法，其中該第一類比偵測訊號及該第二類比偵測訊號之間存在一時間差 (Time



## 六、申請專利範圍

Difference)，該循軌誤差訊號係依據該時間差所產生。

5. 如申請專利範圍第1項所述之方法，其另包含有：

提供一第三類比偵測訊號及一第四類比偵測訊號；

將該第一類比偵測訊號、該第二類比偵測訊號、該第三類比偵測訊號、以及該第四類比偵測訊號相加成為一類比加總訊號；

使用該類比延遲裝置將該類比加總訊號延遲成為一延遲加總訊號；

將該延遲加總訊號數位化成為一數位延遲加總訊號；

將該第三類比偵測訊號以及該第四類比偵測訊號分別轉換為一第三數位偵測訊號以及一第四數位偵測訊號；以及

將該數位延遲加總訊號分別與該第一數位偵測訊號、該第二數位偵測訊號、該第三數位偵測訊號、以及該第四數位偵測訊號經複數個比較程序後，產生該循軌誤差訊號。

6. 如申請專利範圍第1項所述之方法，其另包含有：

提供一第三類比偵測訊號及一第四類比偵測訊號；

使用該類比延遲裝置將該第一類比偵測訊號及該第三類比偵測訊號分別延遲成為一第一延遲偵測訊號及一第三延遲偵測訊號；

將該第一延遲偵測訊號及該第三延遲偵測訊號分別數位

#### 六、申請專利範圍

化成為一第一數位延遲偵測訊號及一第三數位延遲偵測訊號；

將該第三類比偵測訊號以及該第四類比偵測訊號分別轉換為一第三數位偵測訊號以及一第四數位偵測訊號；以及

將該第一數位延遲偵測訊號、該第三數位延遲偵測訊號、該第一數位偵測訊號、該第二數位偵測訊號、該第三數位偵測訊號、以及該第四數位偵測訊號經複數個比較程序後，產生該循軌誤差訊號。

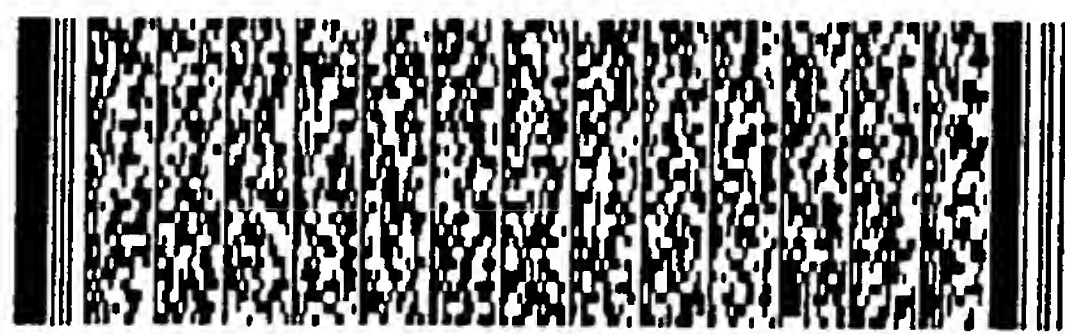
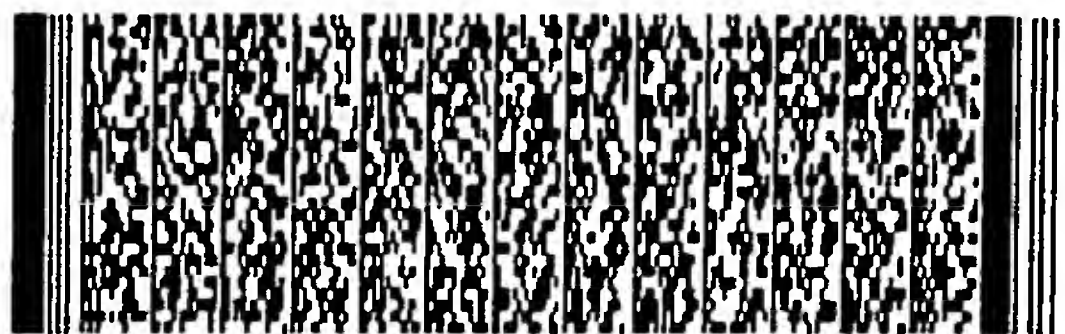
一種於一光儲存系統中產生一循軌誤差訊號 (Tracking Error Signal) 的方法，其包含有下列步驟：

(a)接收一經由一記錄介質 (Record Carrier) 反射及繞射後之一光束，該光束係依據該循軌誤差訊號以沿著該記錄介質上之一軌道方向 (Track Direction) 行進；

(b)於進行步驟 (a) 後，依據所接收到之該光束於空間中複數個不同的成分 (Portion)，產生一第一類比偵測訊號及一第二類比偵測訊號，其中該第一類比偵測訊號及該第二類比偵測訊號之間存在一時間差 (Time Difference)；

(c)於進行步驟 (b) 後，分別將該第一類比偵測訊號以及該第二類比偵測訊號轉換為一第一數位偵測訊號以及一第二數位偵測訊號；

(d)於進行步驟 (b) 後，將該第一類比偵測訊號及該



## 六、申請專利範圍

第二類比偵測訊號相加成為一類比相加訊號；

(e)於進行步驟(d)後，將該類比相加訊號經一延遲操作(Delay Operation)成為一延遲訊號；

(f)於進行步驟(e)後，將該延遲訊號數位化成為一數位延遲訊號；以及

(g)於進行步驟(e)及步驟(f)後，將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作(Comparing Operation)，以產生該循軌誤差訊號。

5. 如申請專利範圍第7項所述之方法，其中該光儲存系統包含有一光學感測器，該光學感測器包含複數個感測區，該等感測區係分別對應於該光束於空間中複數個不同的成分，用來依據該光束於空間中複數個不同的成分產生複數個對應之輸出訊號。

9. 如申請專利範圍第8項所述之方法，其中該光儲存系統另包含有一偵測訊號產生模組，電連於該光學感測器，用來將該等輸出訊號經一組合過程(Combination Process)以產生該第一類比偵測訊號及該第二類比偵測訊號，使該第一類比偵測訊號與該第二類比偵測訊號之間的該時間差係代表該光束位於該記錄介質上之一中心與該軌道方向之間偏離的程度。





#### 六、申請專利範圍

10. 如申請專利範圍第7項所述之方法，其中該光儲存系統包含一等化器(Equalizer)，用來執行步驟(e)中之該延遲操作。

11. 如申請專利範圍第6項所述之方法，其中該光儲存系統包含一遲滯電路(Relay)，用來執行步驟(e)中之該延遲操作。

12. 如申請專利範圍第7項所述之方法，其中該光儲存系統包含一等化器以及一遲滯電路，該等化器及該遲滯電路係相互電連，用來執行步驟(e)中之該延遲操作。

13. 如申請專利範圍第7項所述之方法，其中該光儲存系統包含一第一比較裝置、一第二比較裝置、以及一濾波裝置，該方法另包含有：

(h)於步驟(g)中，將該數位延遲訊號與該第一數位偵測訊號通過該第一比較裝置以產生一第一比較訊號，並將該數位延遲訊號與該第二數位偵測訊號通過該第二比較裝置以產生一第二比較訊號；以及

(i)於步驟(g)中且於進行步驟(h)後，將該第一比較訊號與該第二比較訊號相減以產生一時差訊號，並將該時差訊號通過該濾波裝置以產生該循軌誤差訊號。

14. 如申請專利範圍第13項所述之方法，其中該第一比

#### 六、申請專利範圍

較裝置以及該第二比較裝置係分別為一互斥或 (Exclusive OR, XOR) 邏輯閘。

15. 如申請專利範圍第 7 項所述之方法，其另包含有：

(j) 於步驟 (b) 中，依據所接收到之該光束於空間中複數個不同的成分 (Portion)，另產生一第三類比偵測訊號及一第四類比偵測訊號；

(k) 於進行步驟 (j) 後，將該第一類比偵測訊號、該第二類比偵測訊號、該第三類比偵測訊號、以及該第四類比偵測訊號相加成為一類比加總訊號，並將該類比加總訊號經該延遲操作成為一延遲加總訊號；

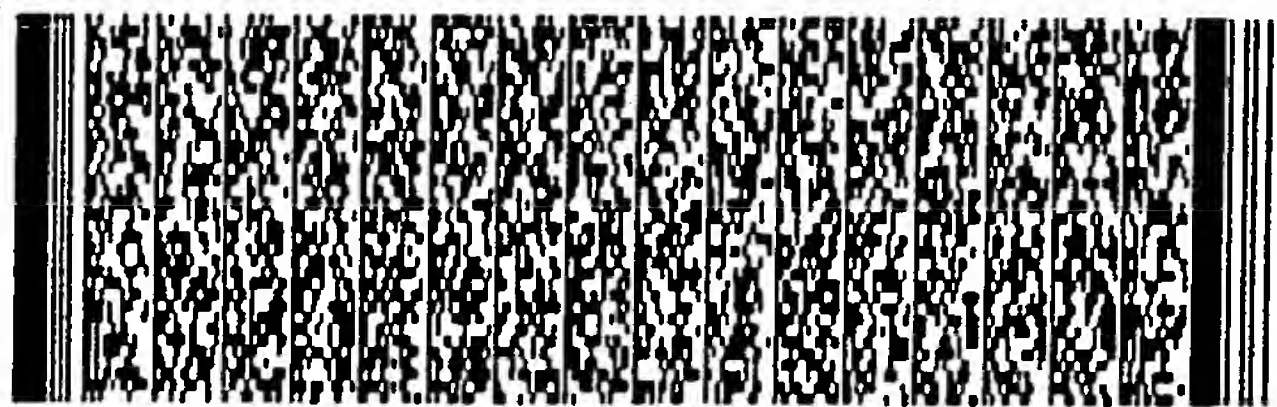
(l) 於進行步驟 (k) 後，將該延遲加總訊號數位化成為一數位延遲加總訊號；

(m) 於進行步驟 (j) 後，分別將該第三類比偵測訊號以及該第四類比偵測訊號轉換為一第三數位偵測訊號以及一第四數位偵測訊號；以及

(n) 於進行步驟 (l) 及步驟 (m) 後，將該數位延遲加總訊號分別與該第一數位偵測訊號、該第二數位偵測訊號、該第三數位偵測訊號、以及該第四數位偵測訊號經複數個比較程序，以產生該循軌誤差訊號。

16. 如申請專利範圍第 7 項所述之方法，其另包含有：

(o) 於步驟 (b) 中，依據所接收到之該光束於空間中複數個不同的成分 (Portion)，另產生一第三類比偵測訊號及



## 六、申請專利範圍

一 第四類比偵測訊號；

(p)於進行步驟(o)後，將該第一類比偵測訊號及該第三類比偵測訊號分別經該延遲操作成為一第一延遲偵測訊號及一第三延遲偵測訊號；

(q)於進行步驟(p)後，將該第一延遲偵測訊號及該第三延遲偵測訊號分別數位化成為一第一數位延遲偵測訊號及一第三數位延遲偵測訊號；

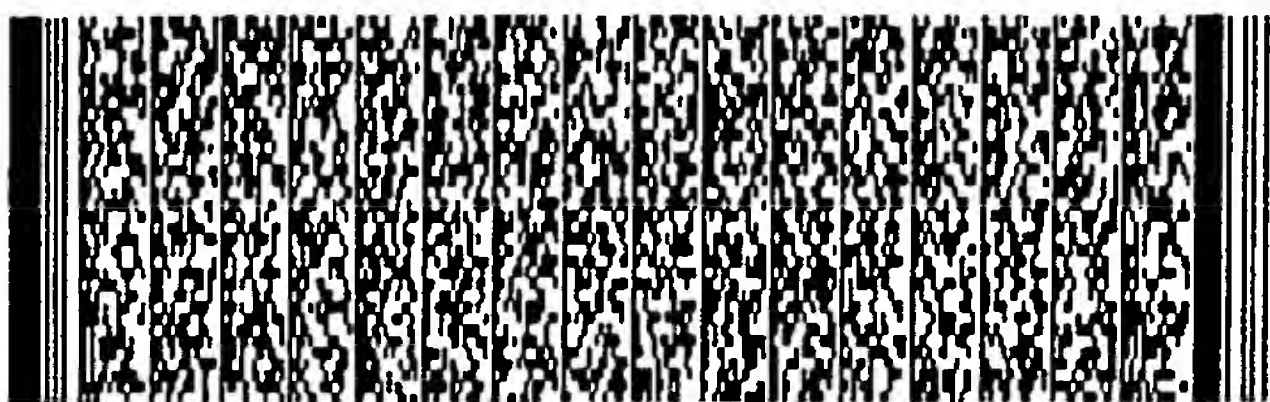
(r)於進行步驟(o)後，分別將該第三類比偵測訊號以及該第四類比偵測訊號轉換為一第三數位偵測訊號以及一第四數位偵測訊號；以及

(s)於進行步驟(q)及步驟(r)後，將該第一數位延遲偵測訊號、該第三數位延遲偵測訊號、該第一數位偵測訊號、該第二數位偵測訊號、該第三數位偵測訊號、以及該第四數位偵測訊號經複數個比較程序後，產生該循軌誤差訊號。

17. 一種循軌誤差訊號產生裝置(Tracking Error Signal Generator)，其用於一光儲存系統中用來產生一循軌誤差訊號，該循軌誤差訊號產生裝置包含有：

二訊號處理端，用來分別提供一第一類比偵測訊號及一第二類比偵測訊號，其中該第一類比偵測訊號及該第二類比偵測訊號之間存在一時間差(Time Difference)；

一合成裝置，電連於該二訊號處理端，用來將該第





#### 六、申請專利範圍

一類比偵測訊號及該第二類比偵測訊號合成為一類比相加訊號；

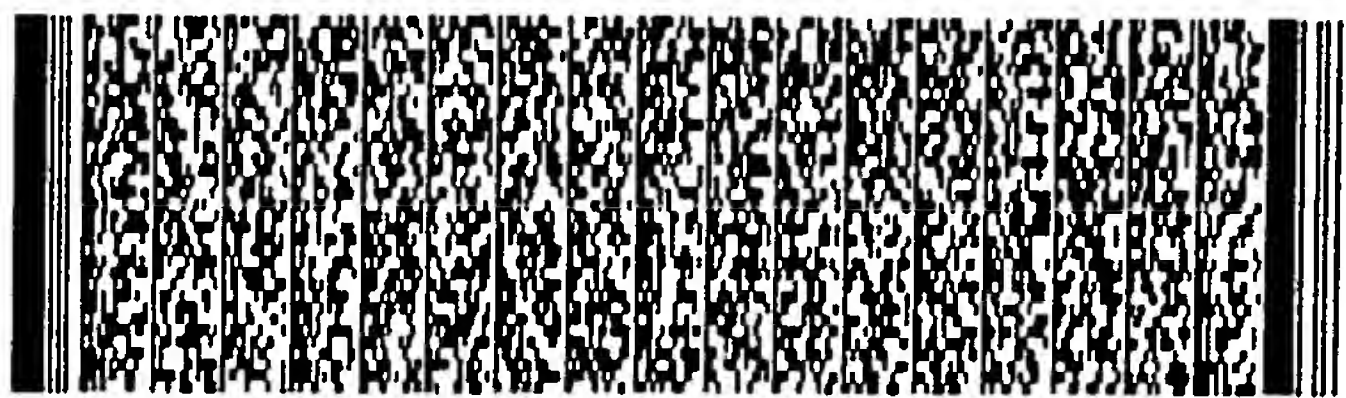
一類比延遲裝置，電連於該合成裝置，用來將該類比相加訊號延遲並數位化成為一數位延遲訊號；

二數位化電路，分別電連於該二訊號處理端，用來將該第一類比偵測訊號及該第二類比偵測訊號分別轉換為一第一數位偵測訊號以及一第二數位偵測訊號；以及一比較模組，電連於該延遲裝置以及該二數位化電路，用來將該數位延遲訊號分別與該第一數位偵測訊號以及該第二數位偵測訊號經一比較操作後產生該循軌誤差訊號。

18. 如申請專利範圍第17項之循軌誤差訊號產生裝置，其中該類比延遲裝置係為一等化器 (Equalizer) 電連一數位化電路或一遲滯電路 (Relay)。

19. 如申請專利範圍第17項之循軌誤差訊號產生裝置，其中該類比延遲裝置係為一等化器電連一遲滯電路。

20. 如申請專利範圍第17項之循軌誤差訊號產生裝置，其中該光儲存系統另包含一光學感測器，電連於該循軌誤差訊號產生裝置，用來接收一經由一記錄介質 (Record Carrier) 反射及繞射後之一光束，該光束係依據該循軌誤差訊號以沿著該記錄介質上之一軌道方向 (Track



## 六、申請專利範圍

Direction)行進。

21. 如申請專利範圍第20項之循軌誤差訊號產生裝置，其中該光學感測器包含複數個感測區，該等感測區係分別對應於該光束於空間中複數個不同的成分(Portion)，用來依據該光束於空間中複數個不同的成分產生複數個對應之輸出訊號。

22. 如申請專利範圍第21項之循軌誤差訊號產生裝置，其中該二訊號處理端係將該等輸出訊號經一組合過程以產生該第一類比偵測訊號及該第二類比偵測訊號，使該第一類比偵測訊號與該第二類比偵測訊號之間的該時間差係代表該光束位於該記錄介質上之一中心與該軌道方向之間偏離的程度。

23. 如申請專利範圍第17項之循軌誤差訊號產生裝置，其中該合成裝置係為一加法器。

24. 一種循軌誤差訊號產生裝置(Tracking Error Signal Generator)，該循軌誤差訊號產生裝置包含有：

四處理訊號端，用來分別提供一第一類比偵測訊號、一第二類比偵測訊號、一第三類比偵測訊號、以及一第四類比偵測訊號；

一合成裝置，電連於該四訊號處理端，用來將該第

## 六、申請專利範圍

一類比偵測訊號、該第二類比偵測訊號、該第三類比偵測訊號、以及該第四類比偵測訊號合成為一類比加總訊號；

一類比延遲裝置，電連於該合成裝置，用來將該類比加總訊號延遲並數位化為一數位延遲加總訊號；

四數位化電路，分別電連於該四訊號處理端，用來將該第一類比偵測訊號、該第二類比偵測訊號、該第三類比偵測訊號、以及該第四類比偵測訊號分別轉換為第一數位偵測訊號、第二數位偵測訊號、第三數位偵測訊號、以及第四數位偵測訊號；以及一比較模組，電連於該類比延遲裝置以及該四數位化電路，用來將該數位延遲加總訊號分別與該第一數位偵測訊號、該第二數位偵測訊號、該第三數位偵測訊號、以及該第四數位偵測訊號經一比較操作後產生該循軌誤差訊號。

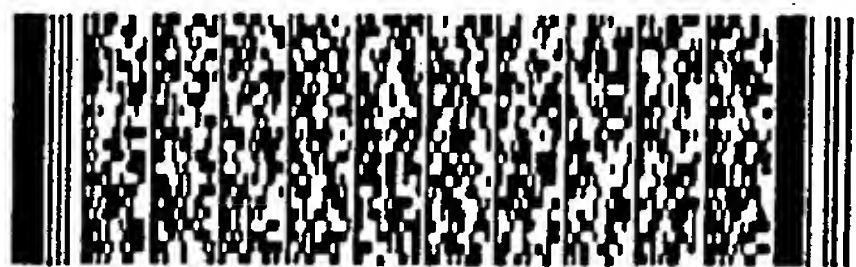
25. 如申請專利範圍第24項之循軌誤差訊號產生裝置，其中該第一類比偵測訊號、該第二類比偵測訊號、該第三類比偵測訊號、以及該第四類比偵測訊號相互之間分別存在一時間差。

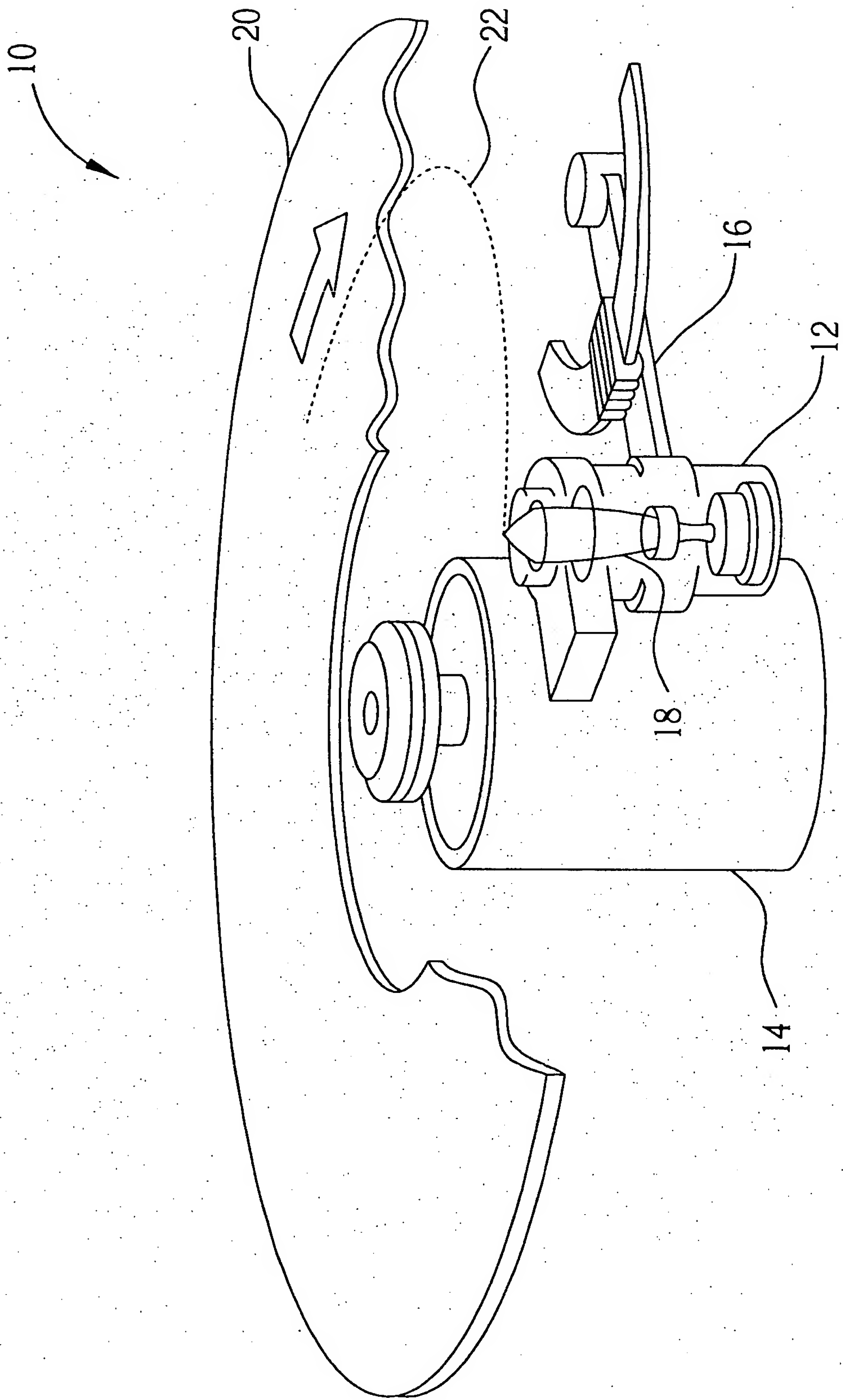
26. 如申請專利範圍第24項之循軌誤差訊號產生裝置，其中該類比延遲裝置係為一等化器(Equalizer)電連一數位化電路或一遲滯電路(Relay)。



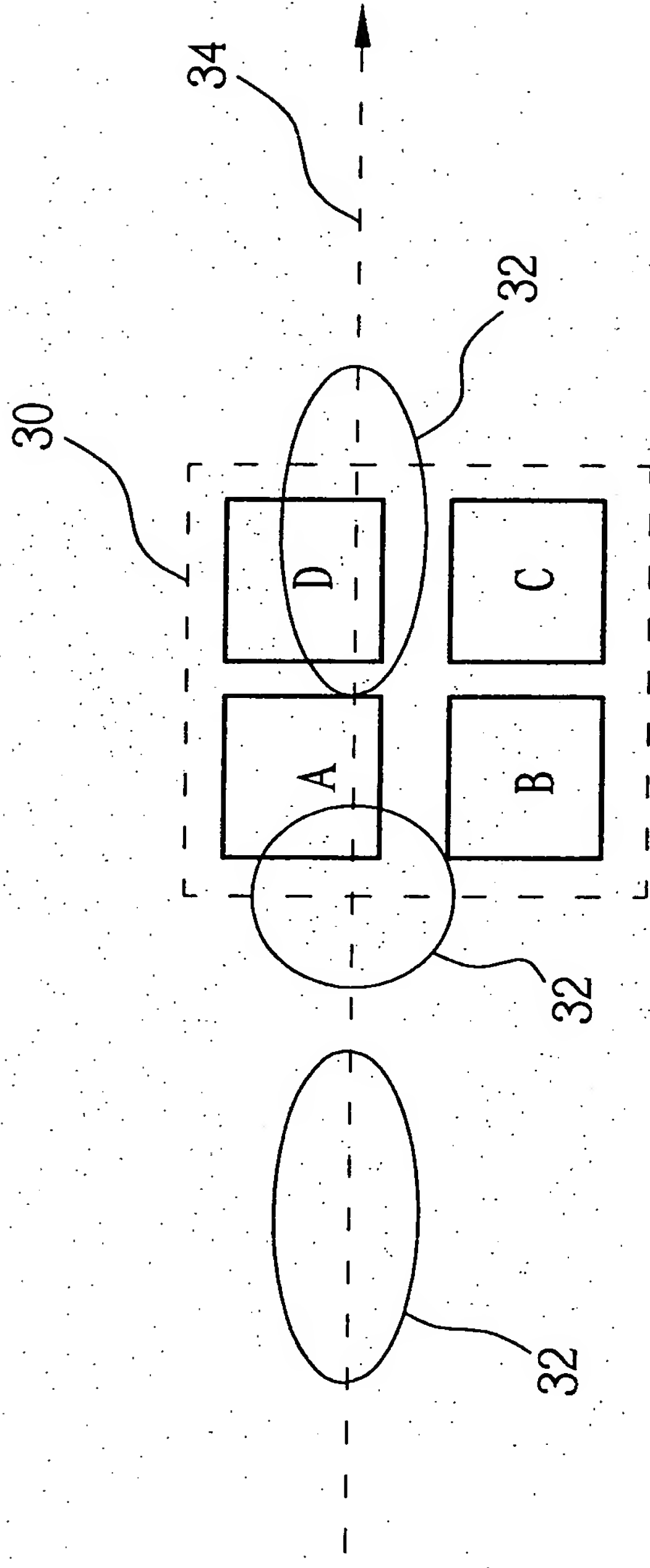
## 六、申請專利範圍

27. 如申請專利範圍第24項之循軌誤差訊號產生裝置，其中該類比延遲裝置係為一等化器電連一遲滯電路。



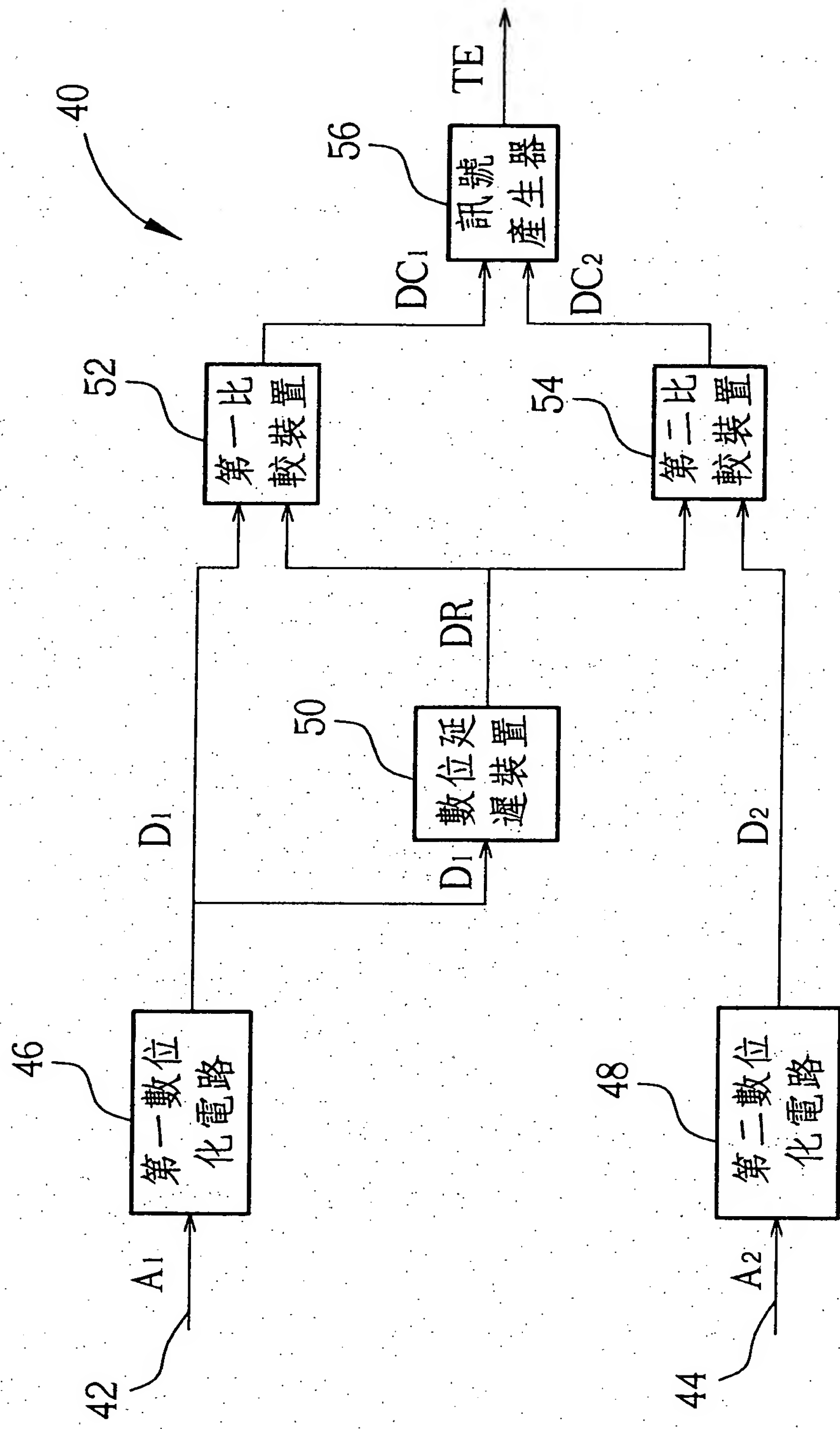


圖一

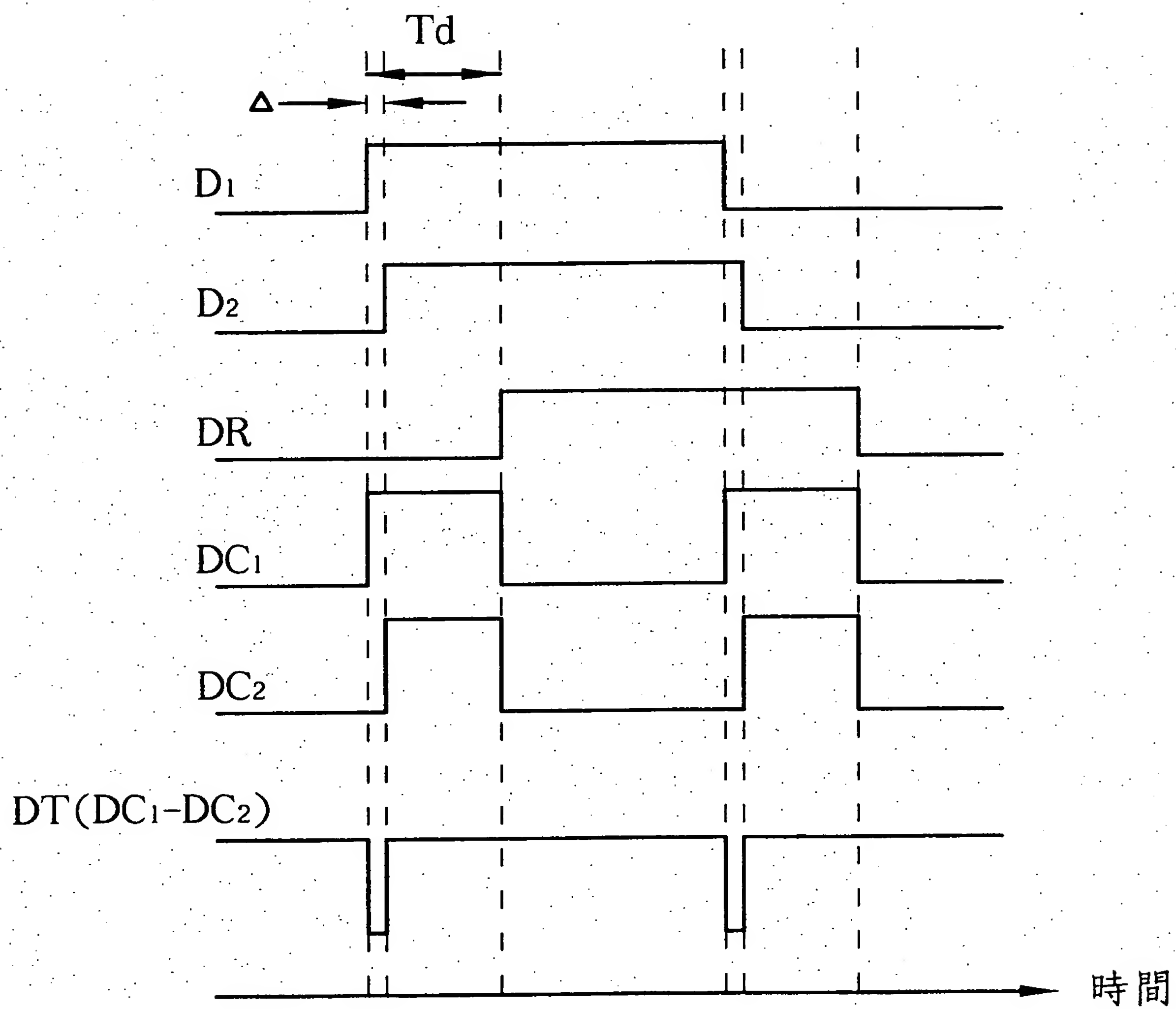


圖二

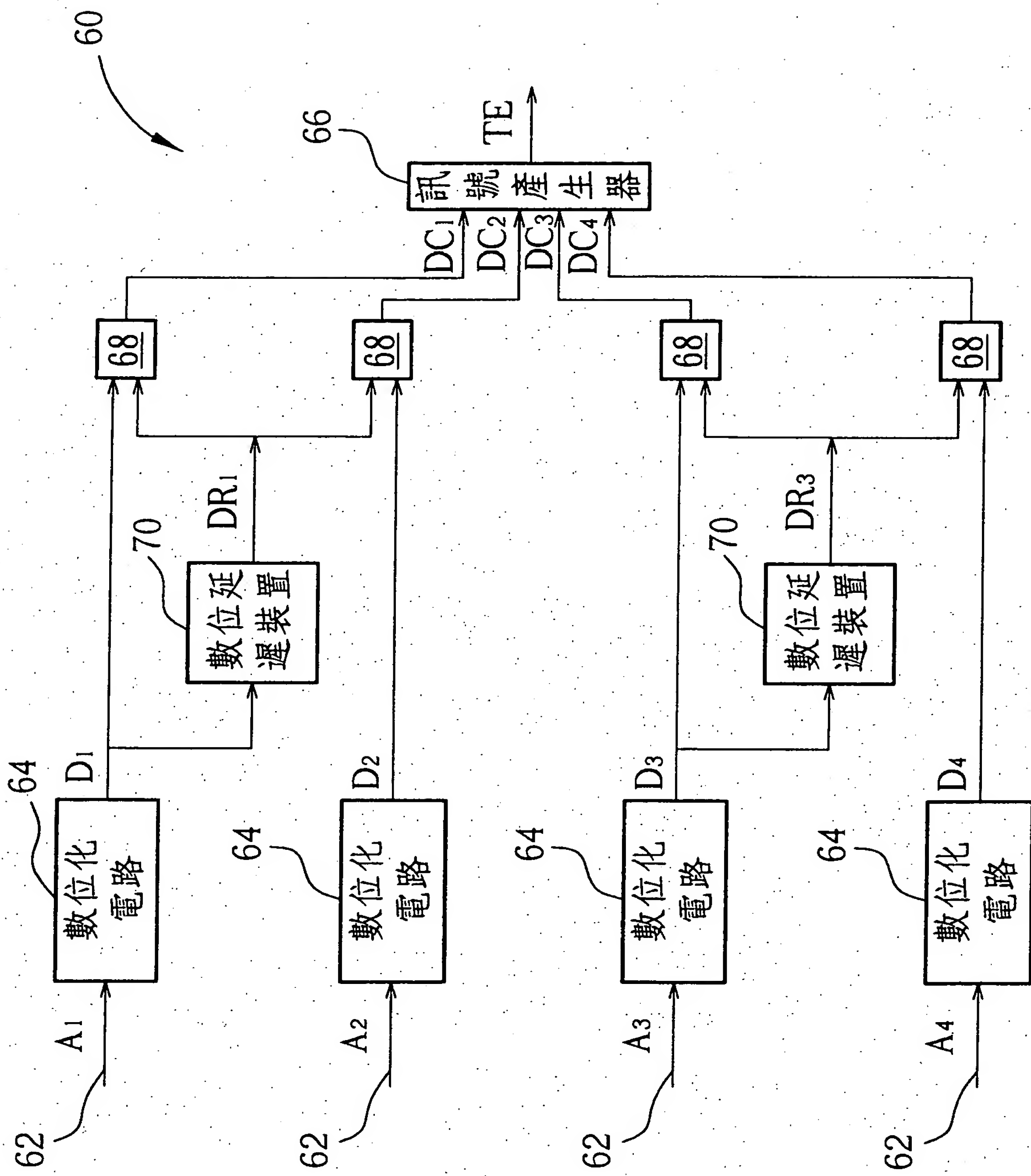




圖三

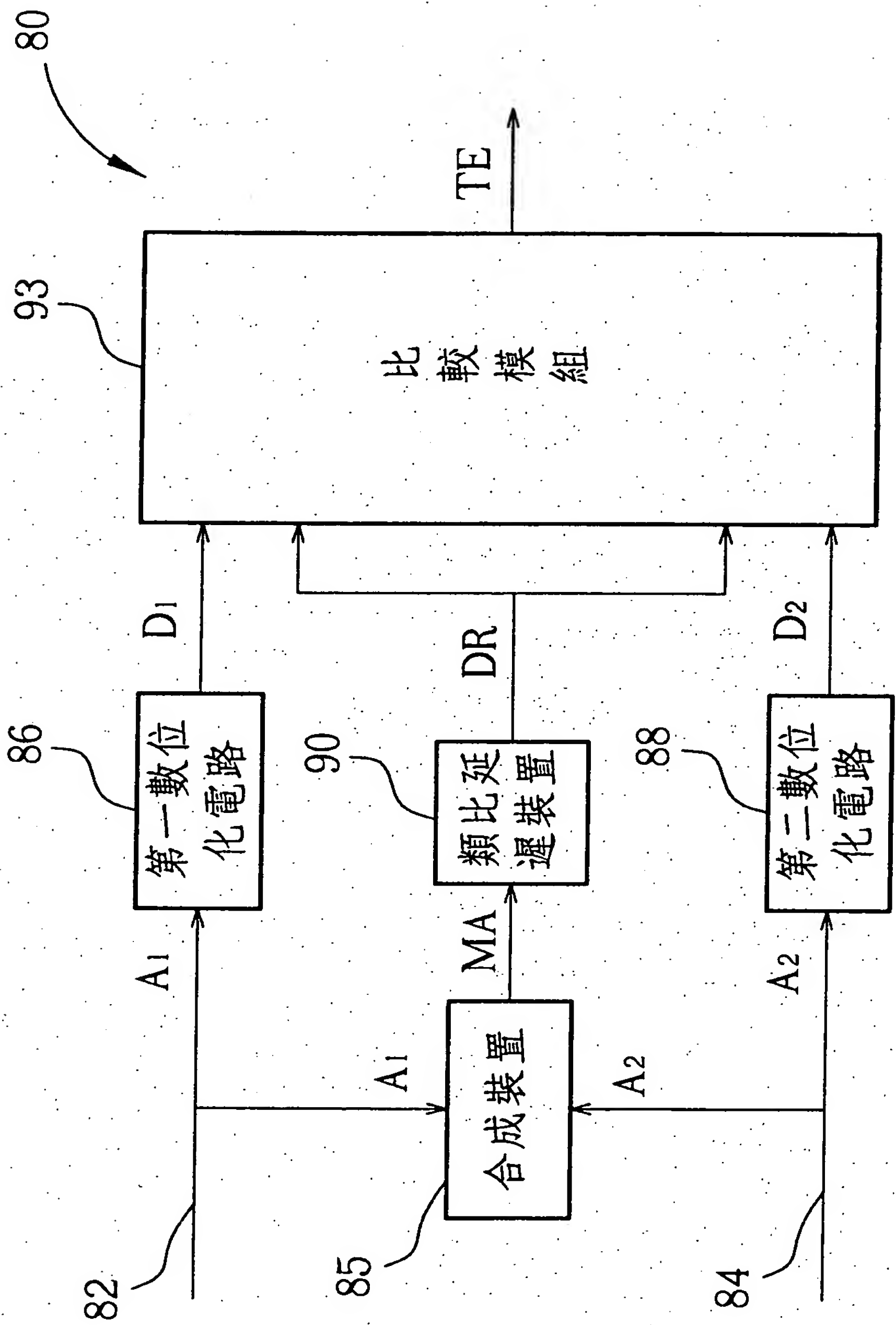


圖四

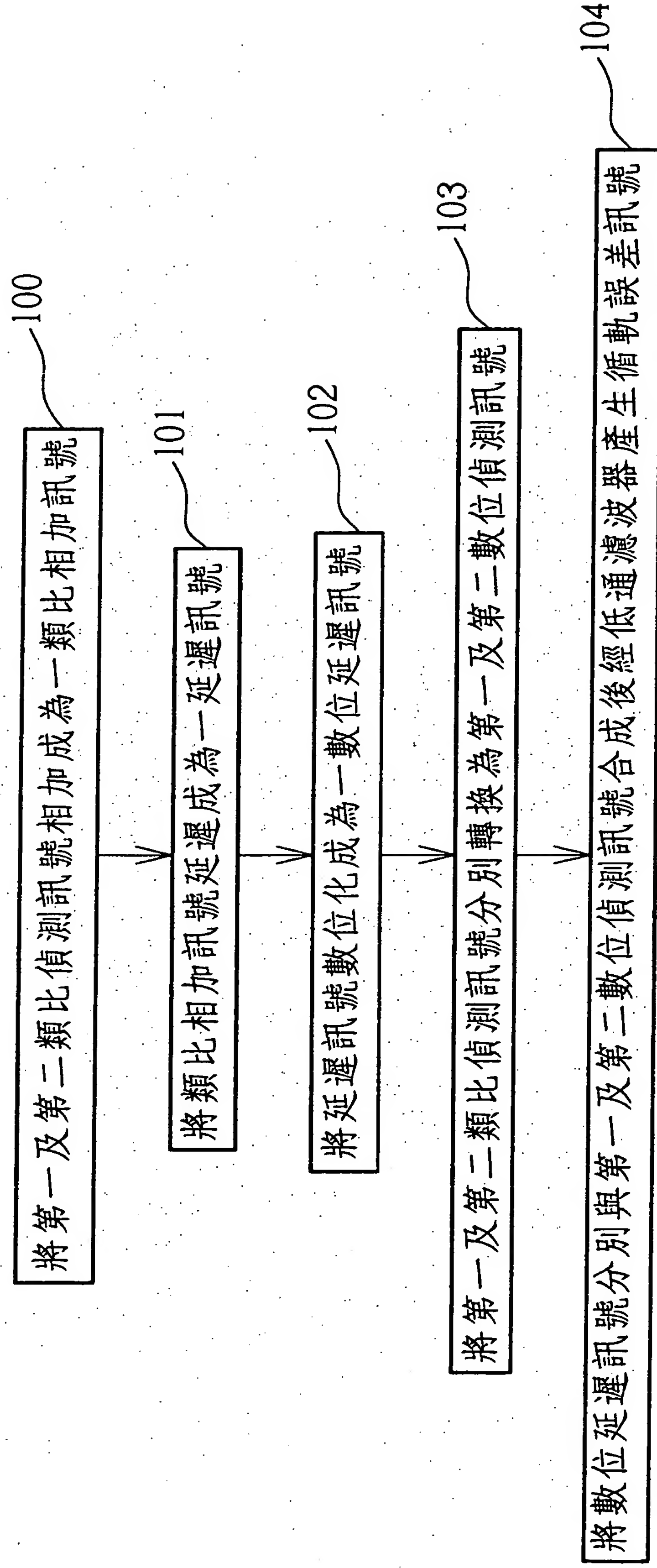


圖五

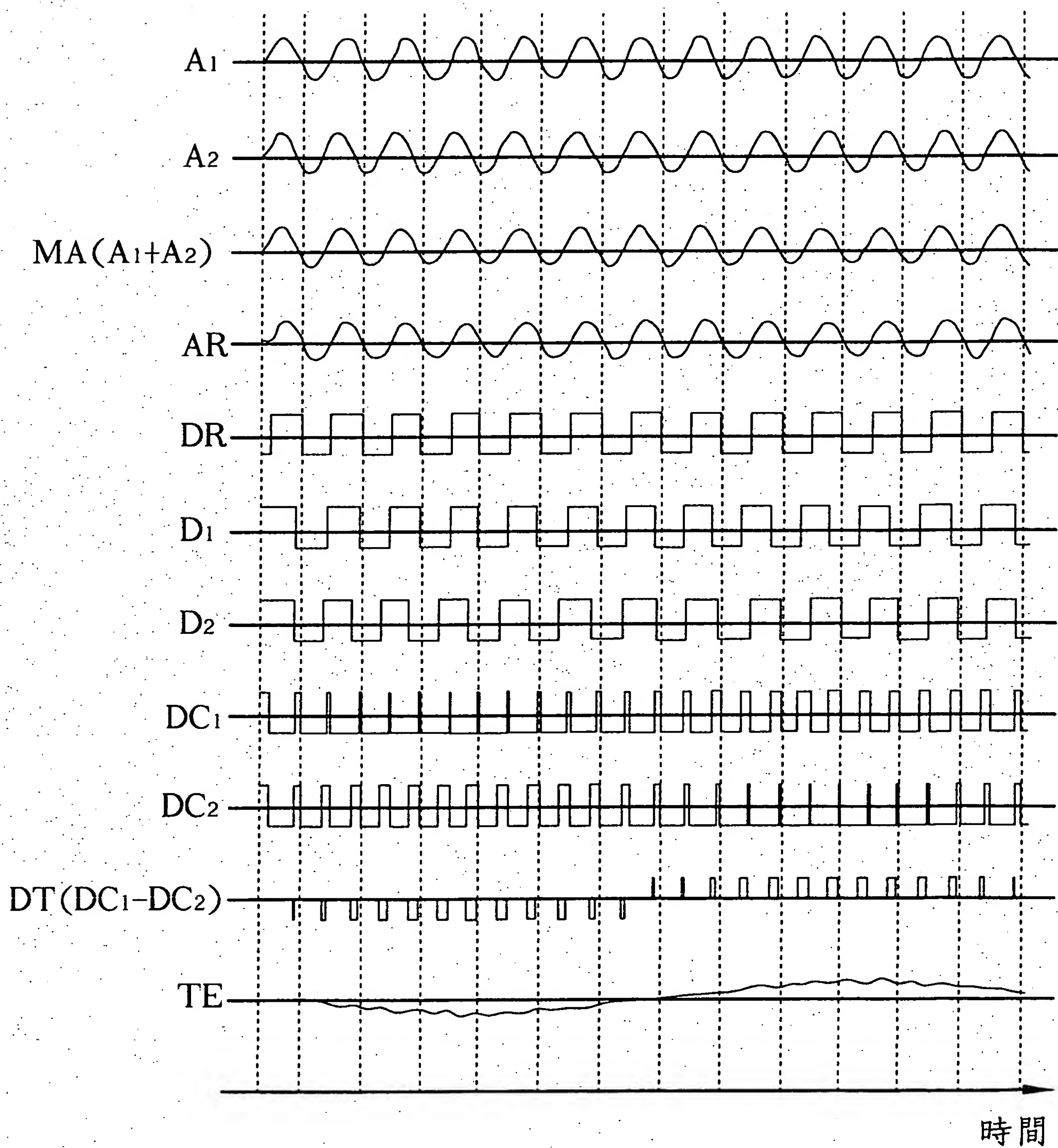




圖六

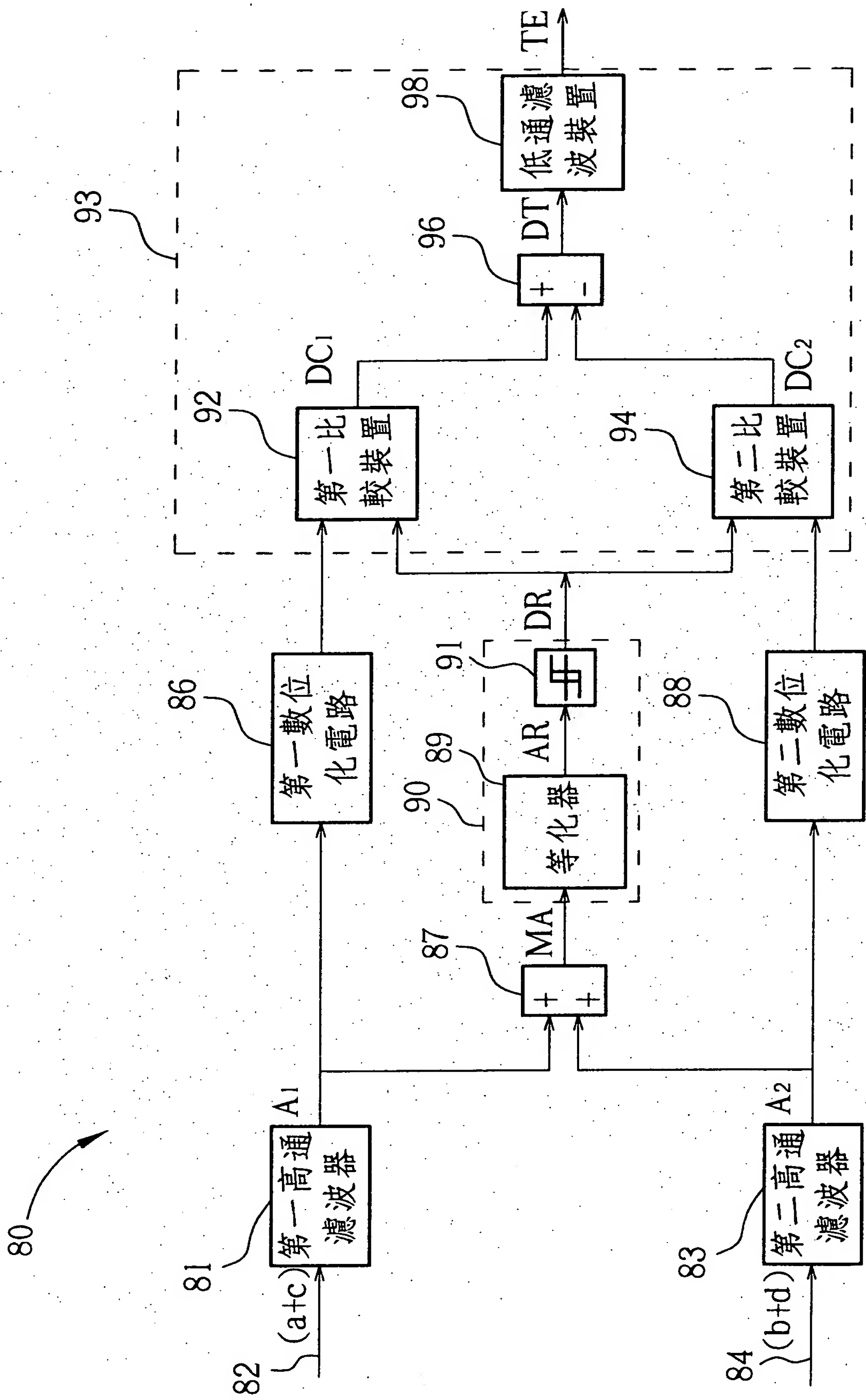


圖七

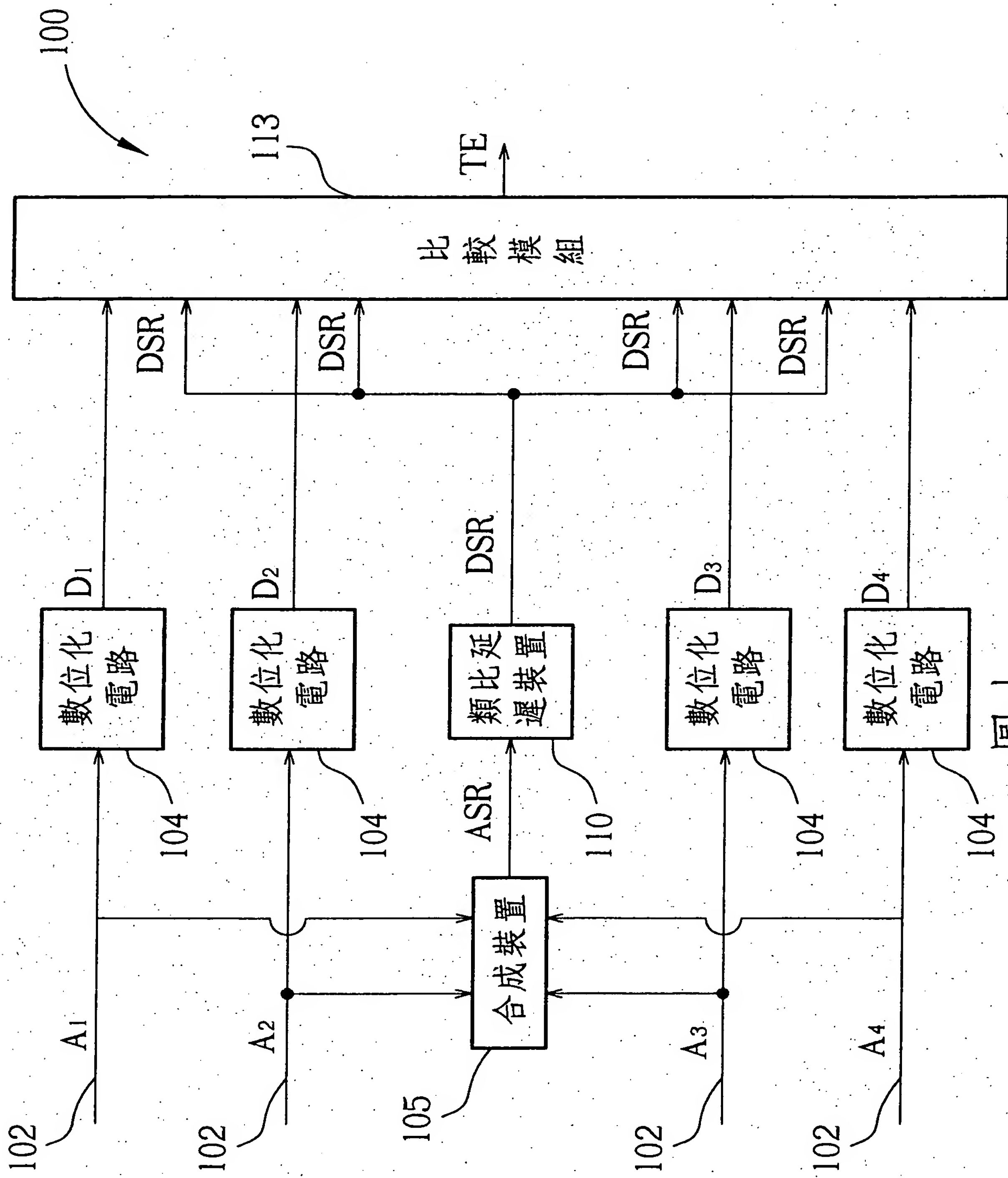


圖八

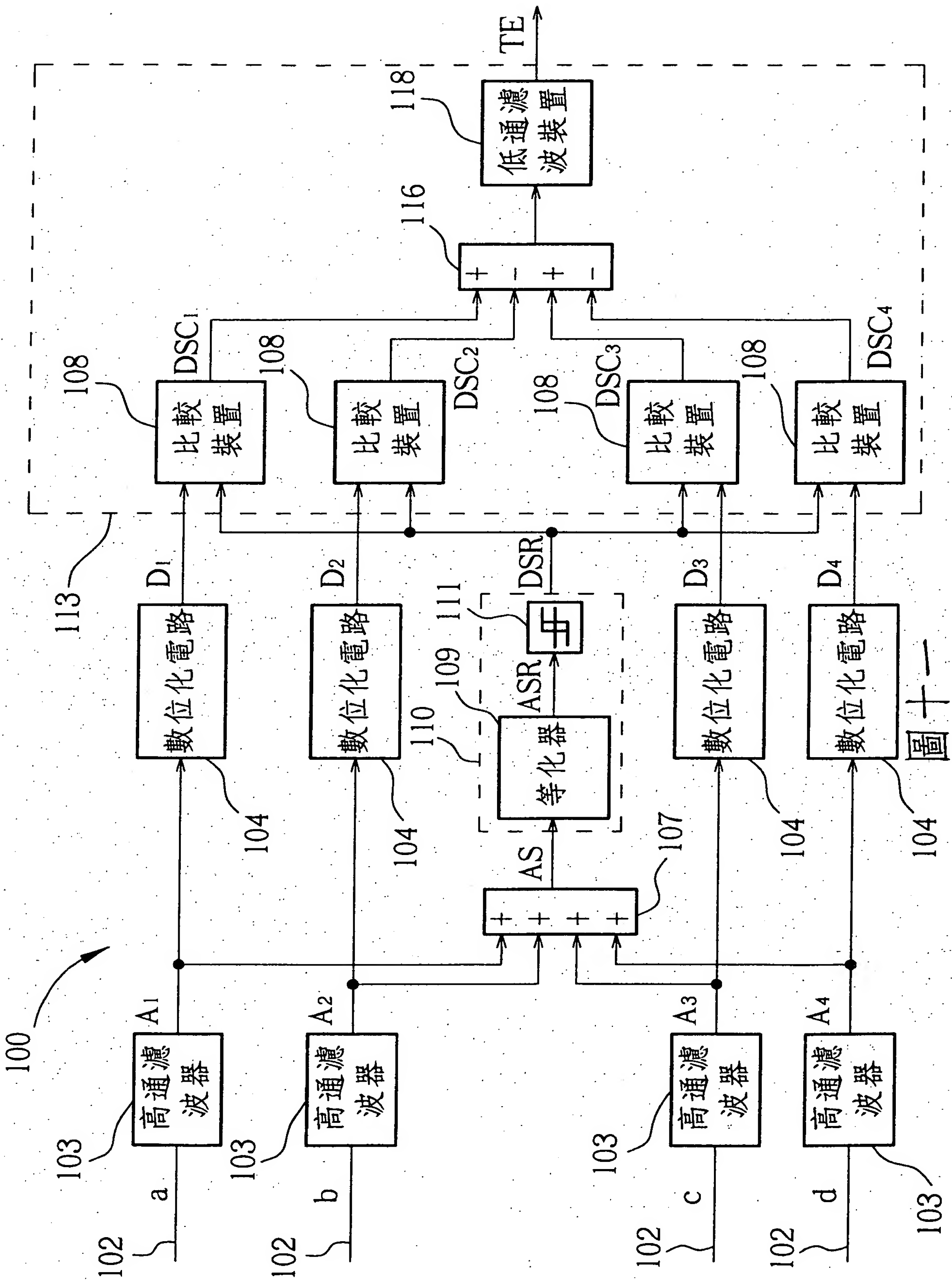




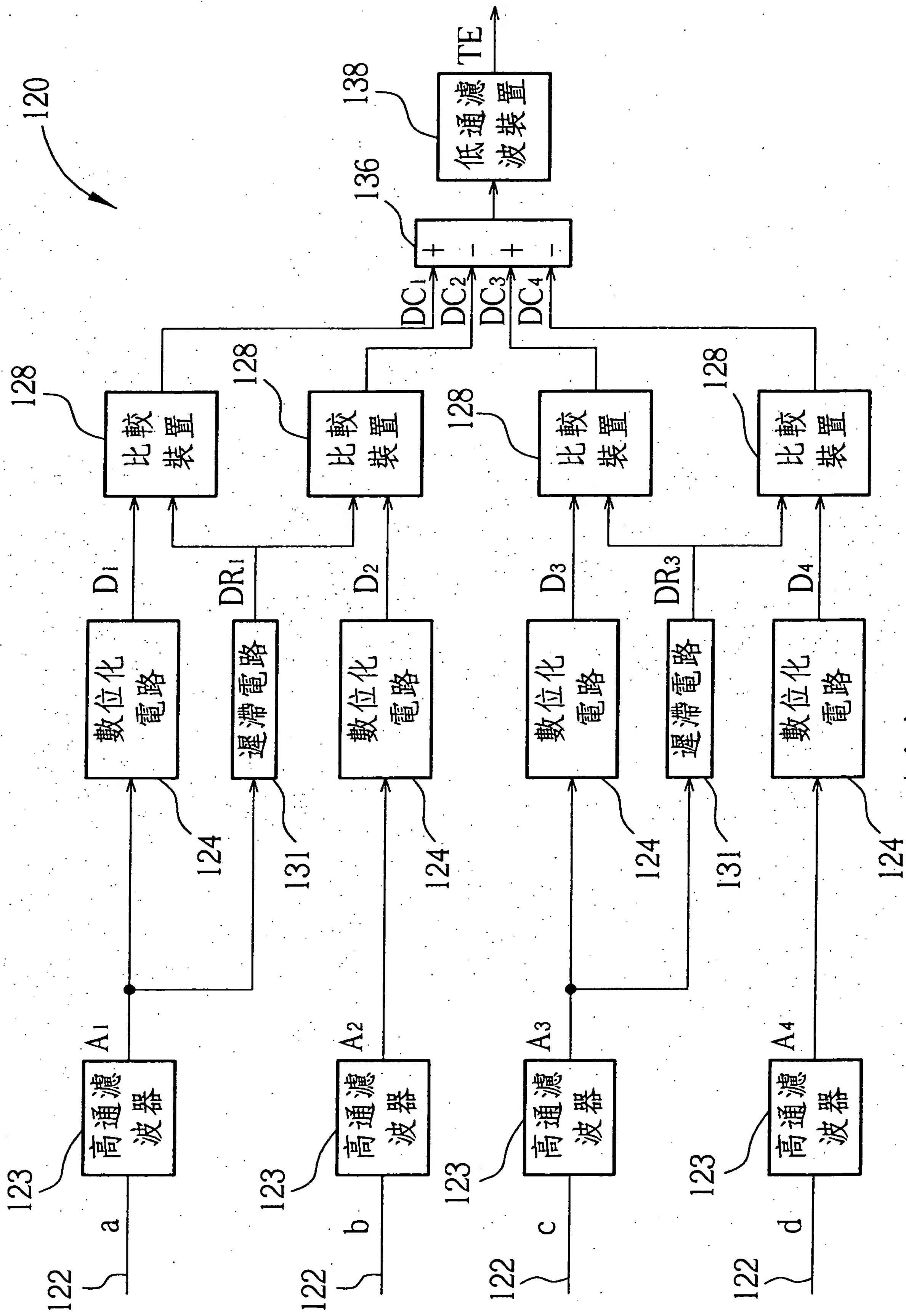
圖九



圖十



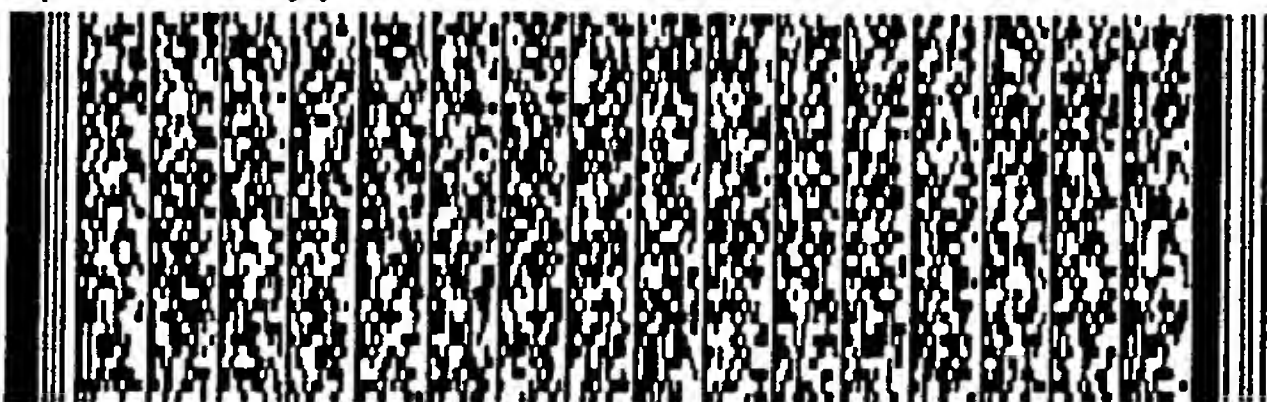
圖十一



圖十二



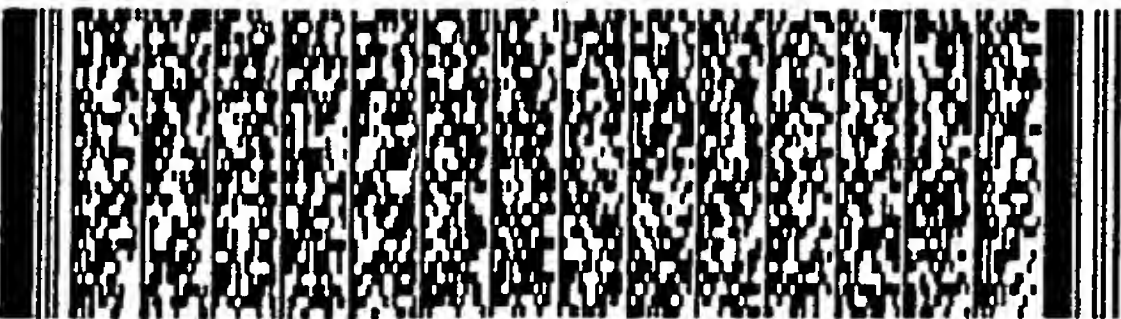
第 1/40 頁



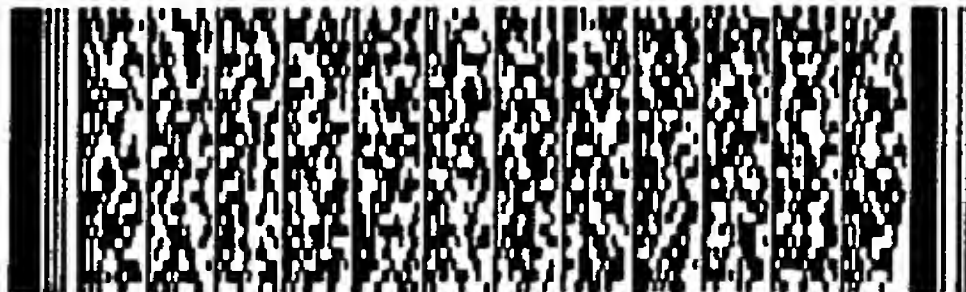
第 2/40 頁



第 2/40 頁



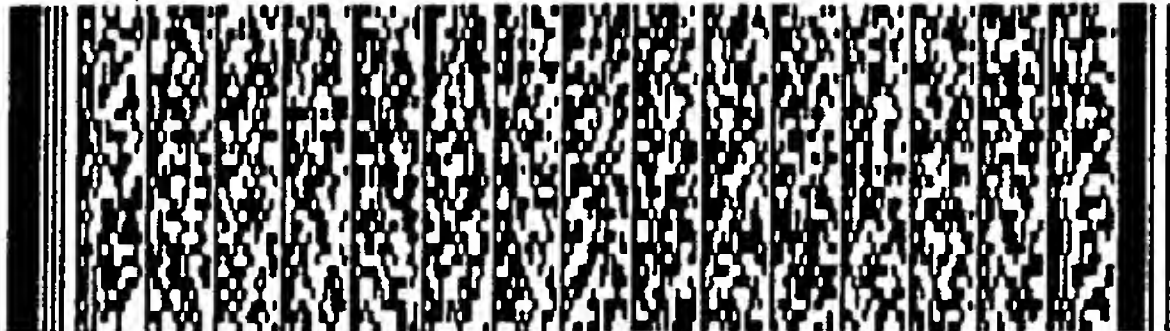
第 3/40 頁



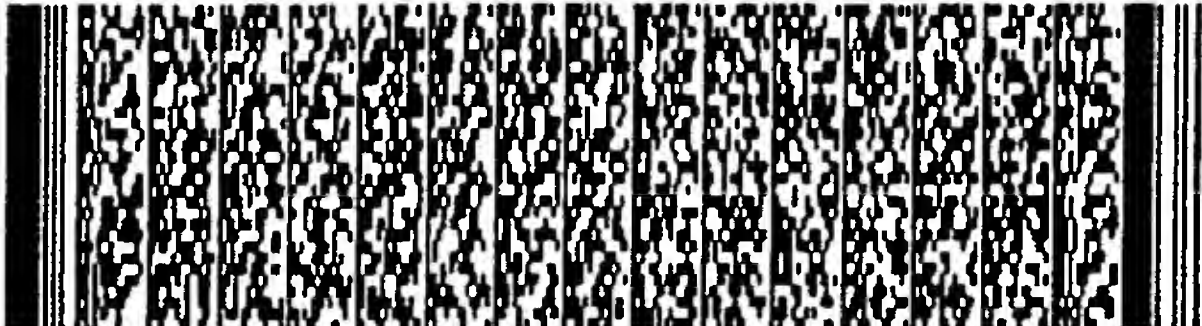
第 4/40 頁



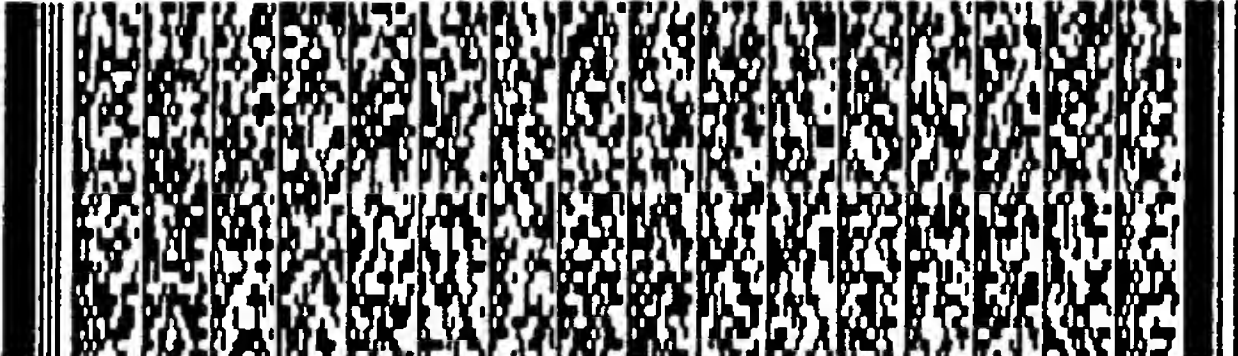
第 5/40 頁



第 5/40 頁



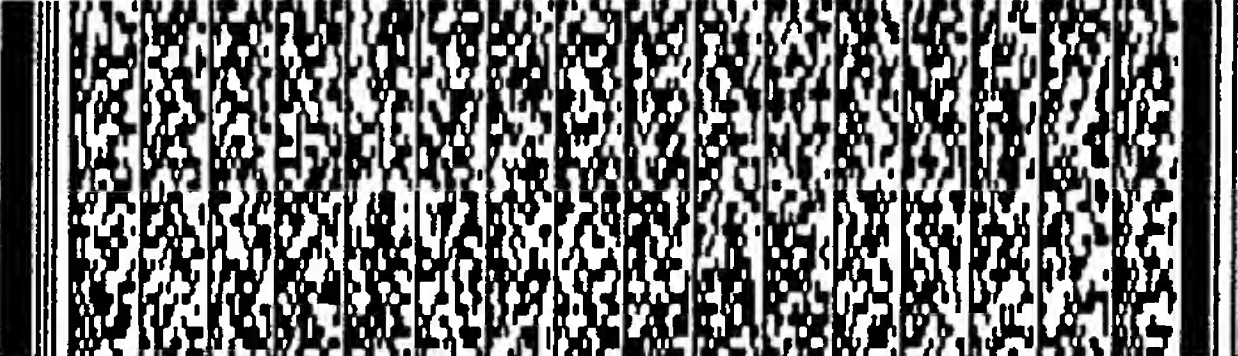
第 6/40 頁



第 6/40 頁



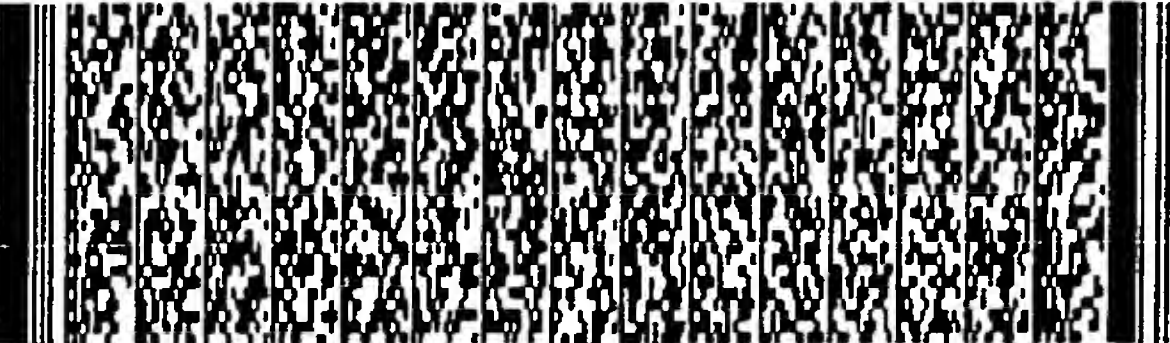
第 7/40 頁



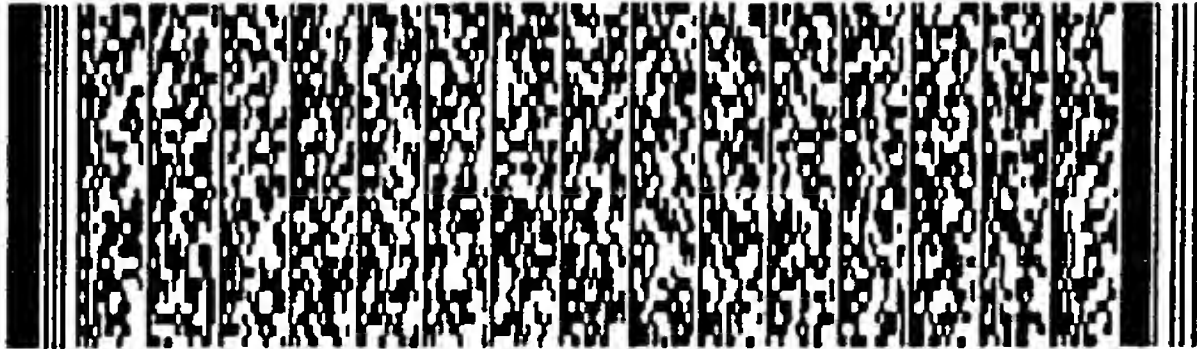
第 7/40 頁



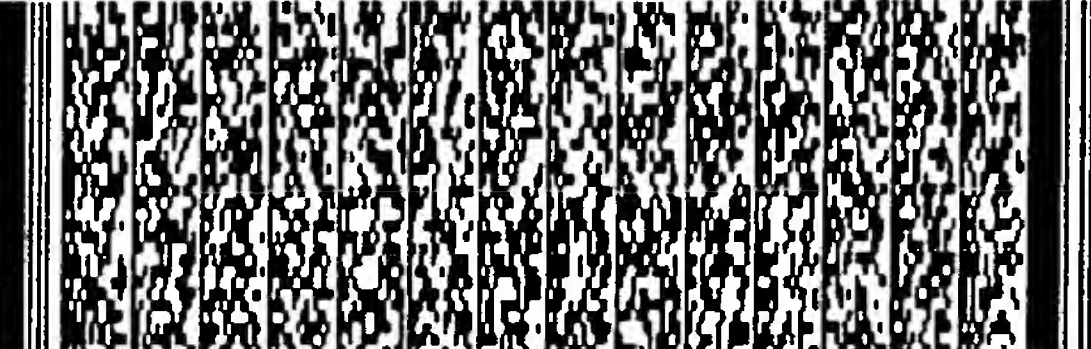
第 8/40 頁



第 8/40 頁



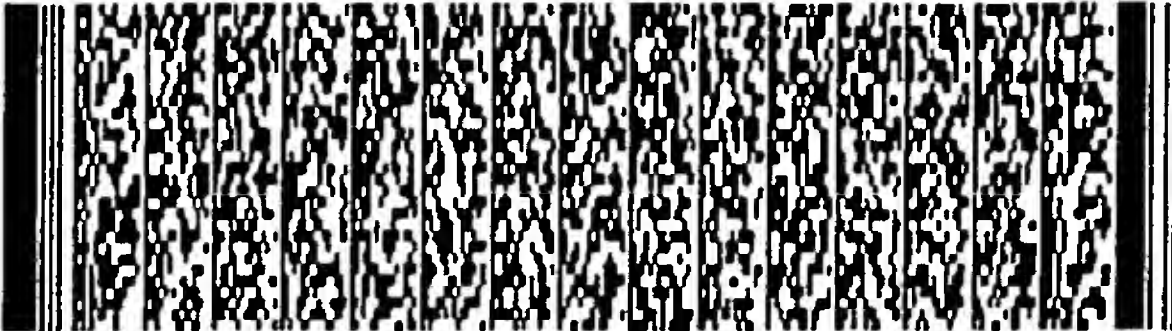
第 9/40 頁



第 9/40 頁

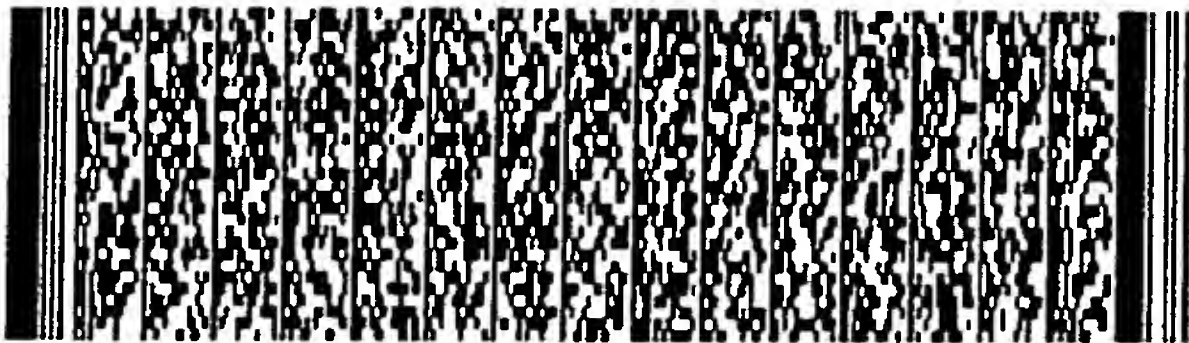


第 10/40 頁





第 10/40 頁



第 11/40 頁



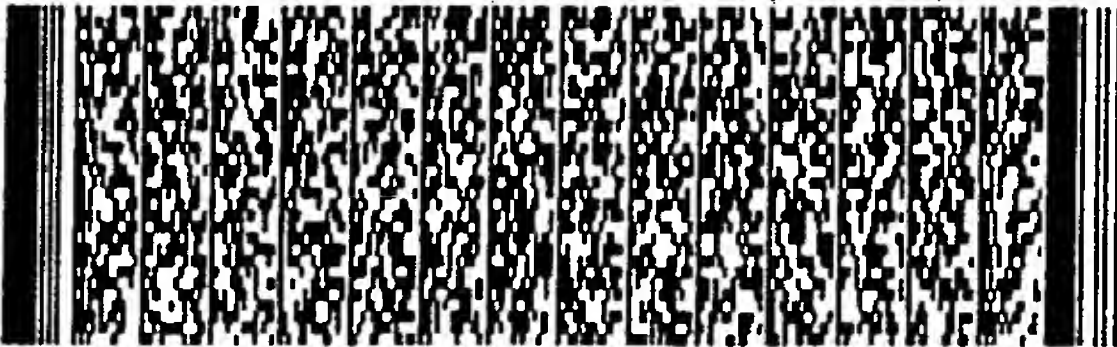
第 11/40 頁



第 12/40 頁



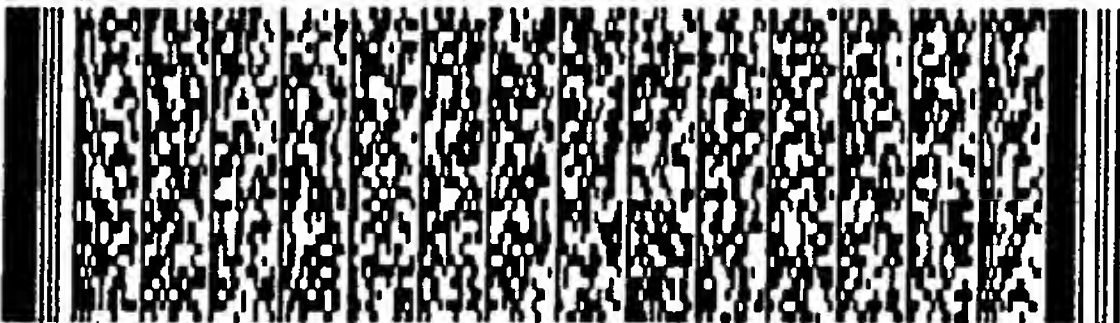
第 12/40 頁



第 13/40 頁



第 13/40 頁



第 14/40 頁



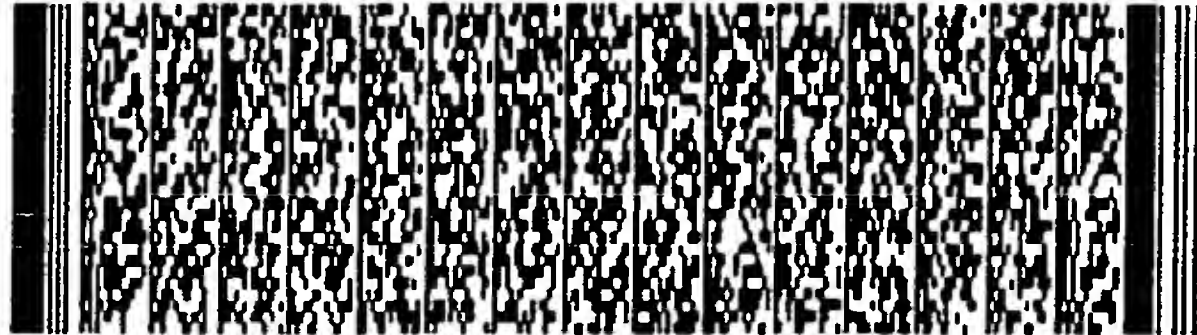
第 14/40 頁



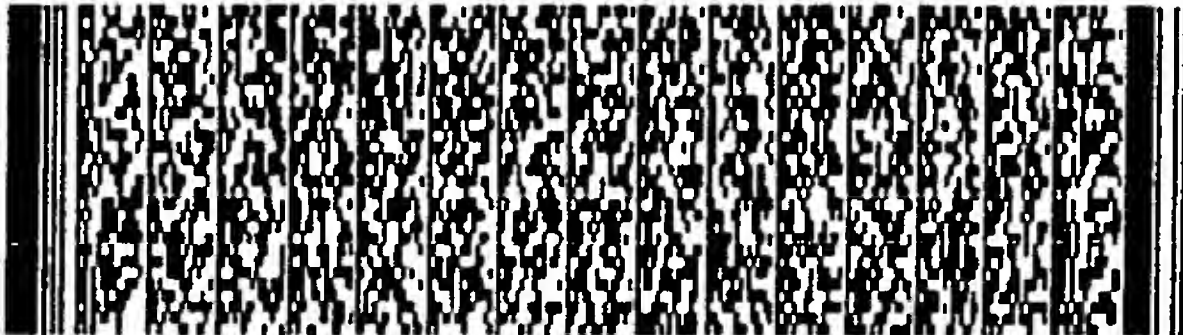
第 15/40 頁



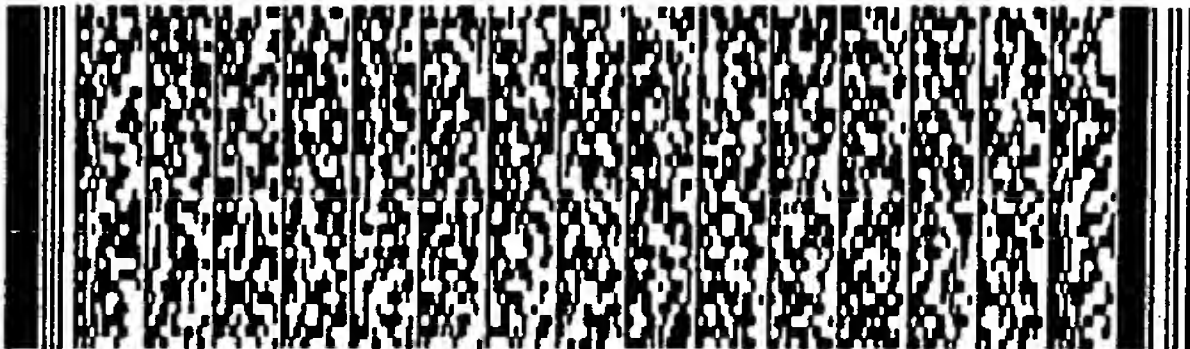
第 16/40 頁



第 16/40 頁



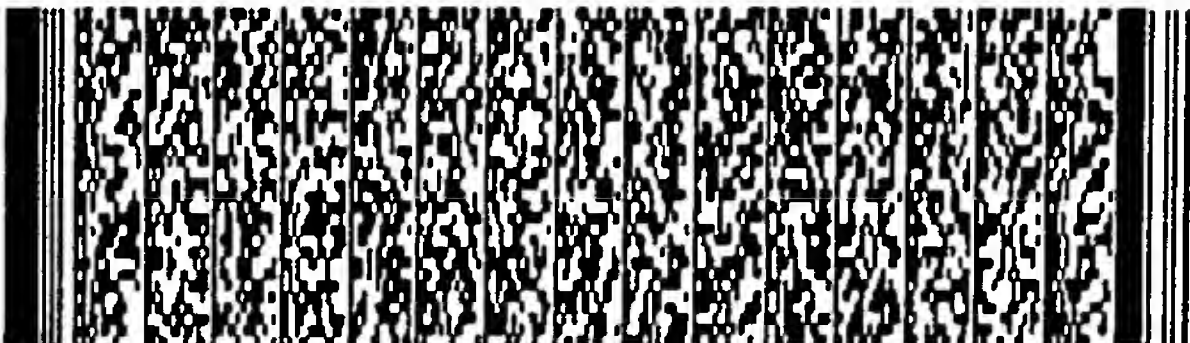
第 17/40 頁



第 17/40 頁



第 18/40 頁

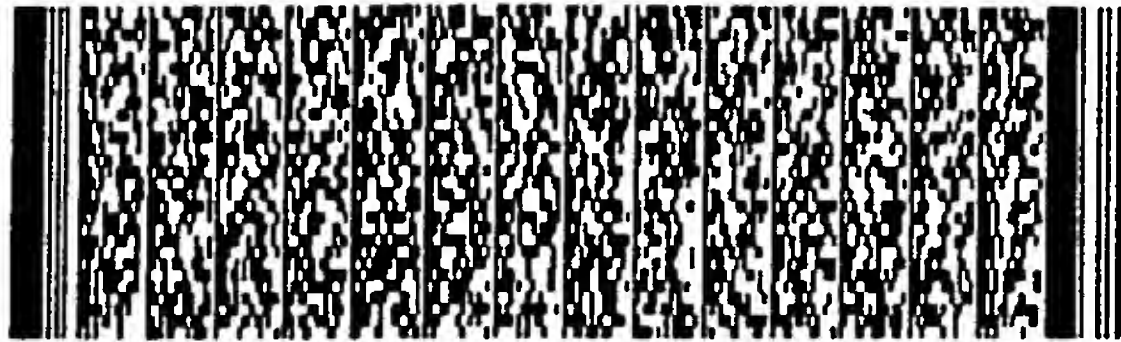


第 18/40 頁

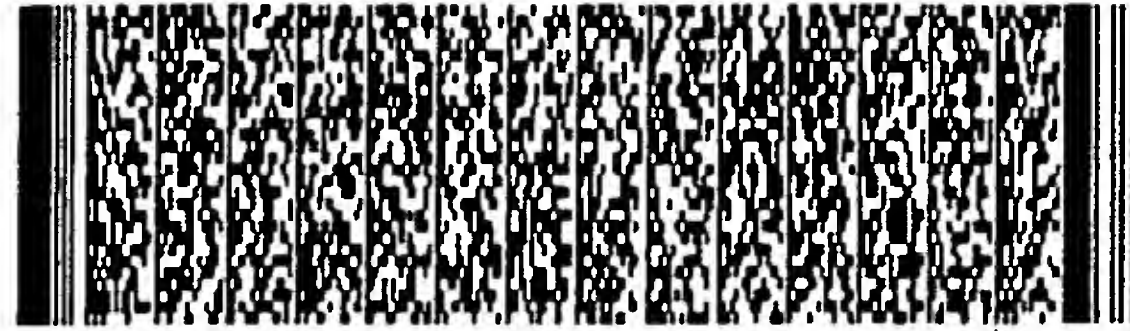




第 19/40 頁



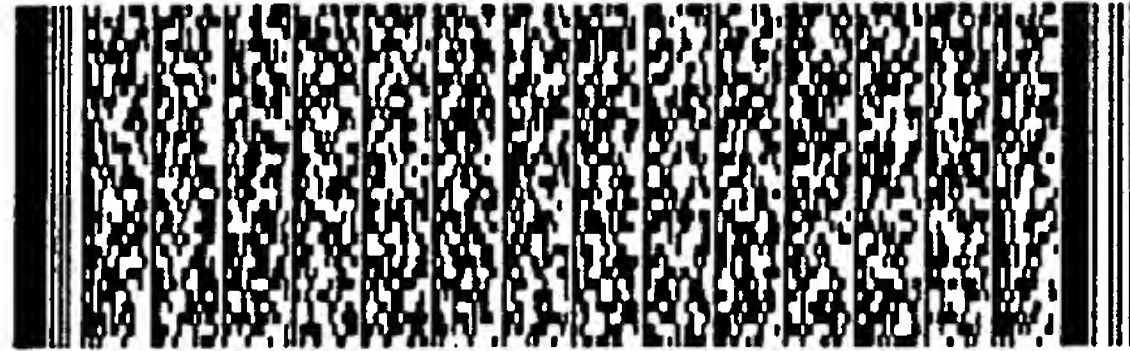
第 19/40 頁



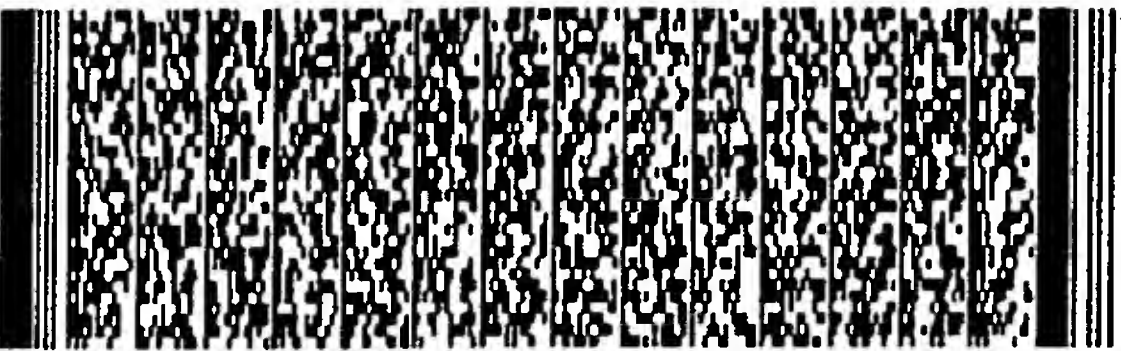
第 20/40 頁



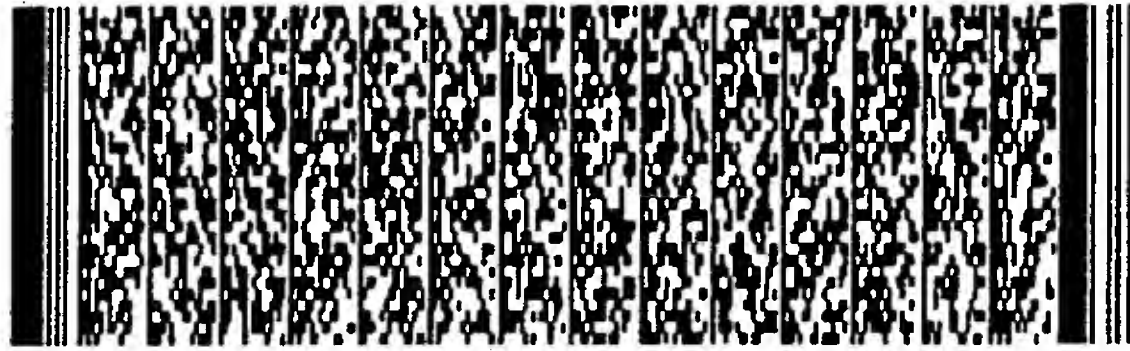
第 20/40 頁



第 21/40 頁



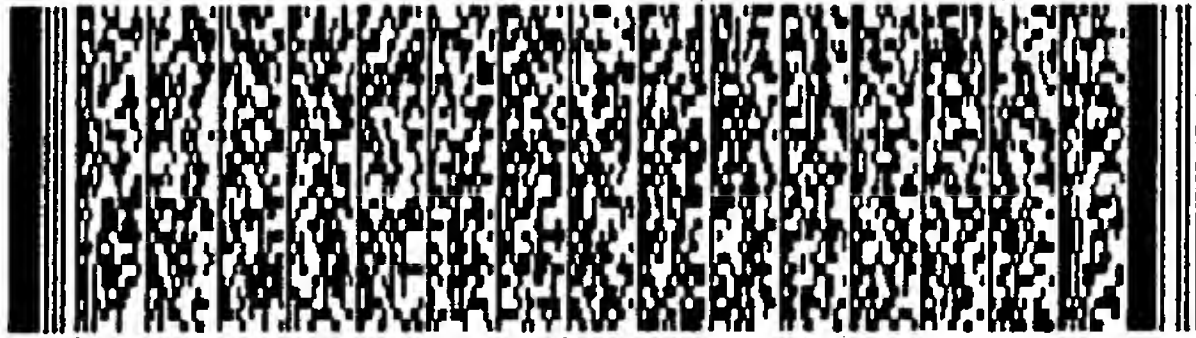
第 21/40 頁



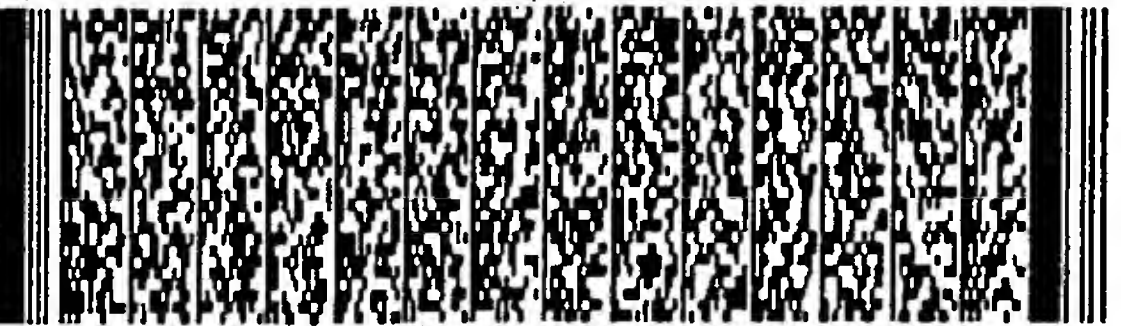
第 22/40 頁



第 22/40 頁



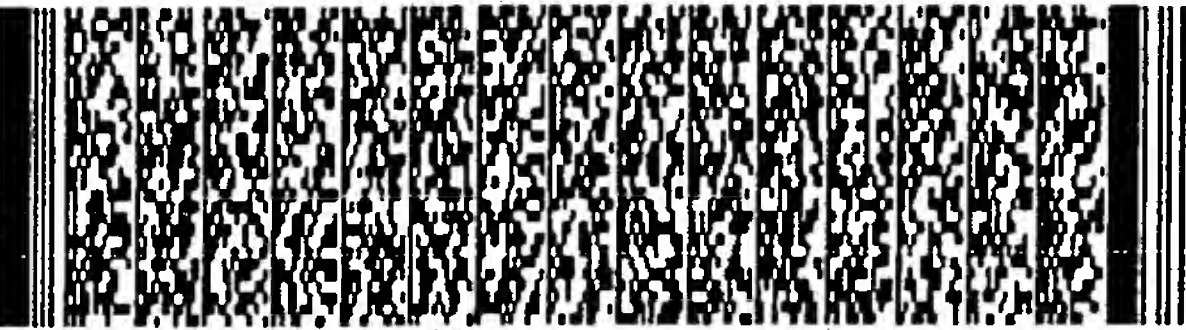
第 23/40 頁



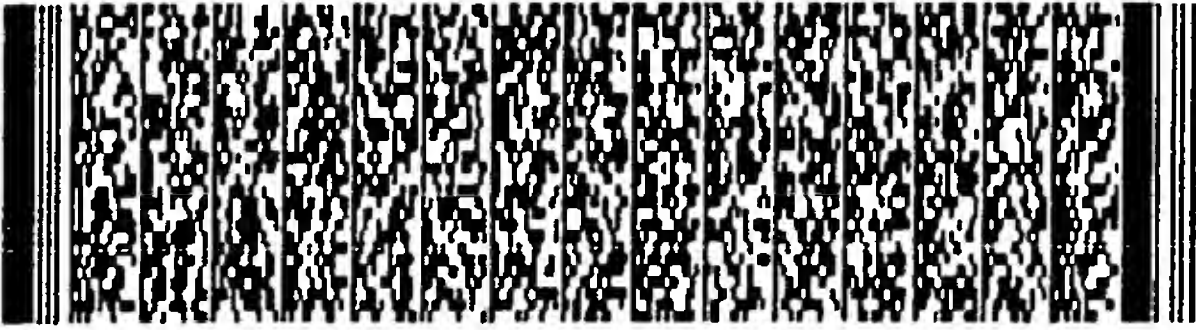
第 23/40 頁



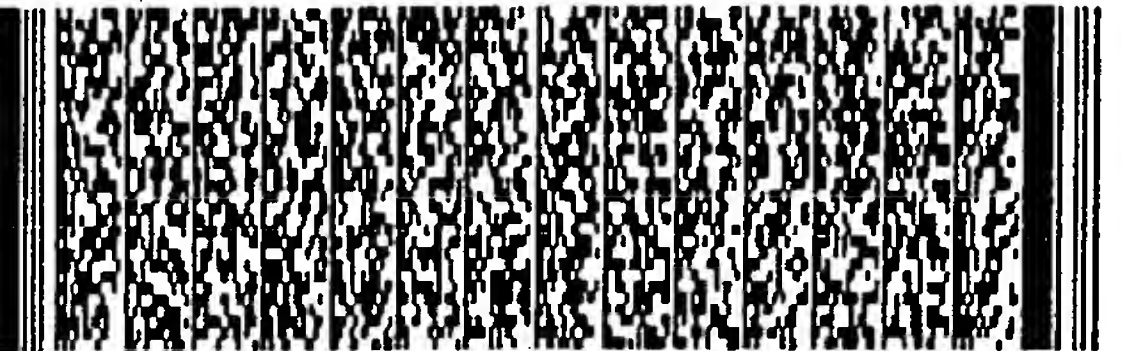
第 24/40 頁



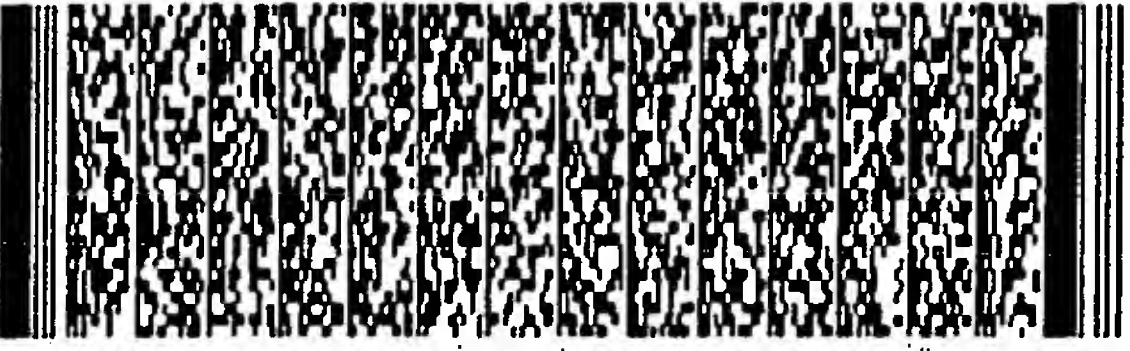
第 24/40 頁



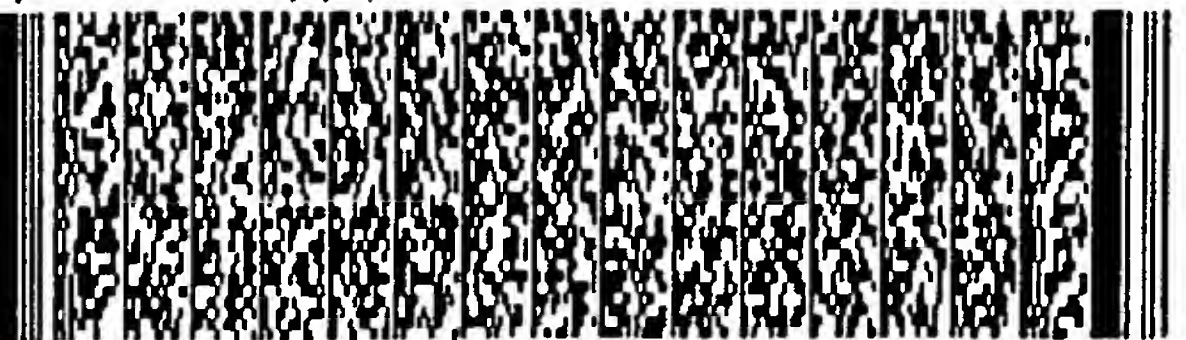
第 25/40 頁



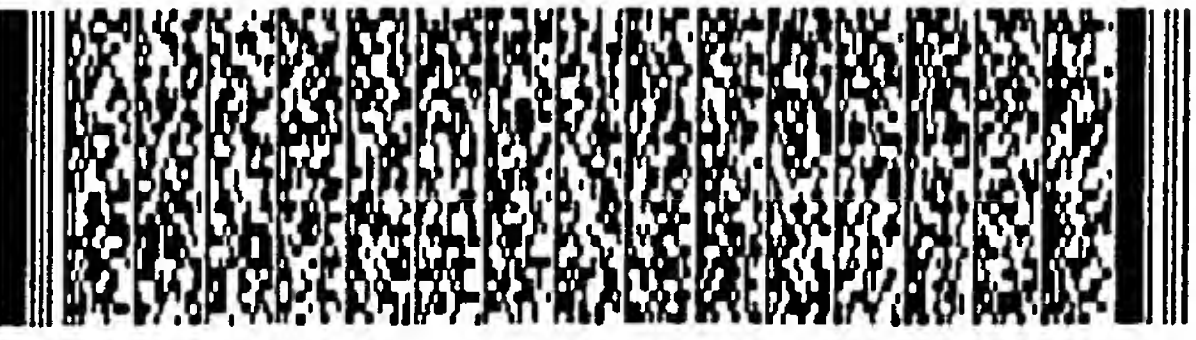
第 25/40 頁



第 26/40 頁

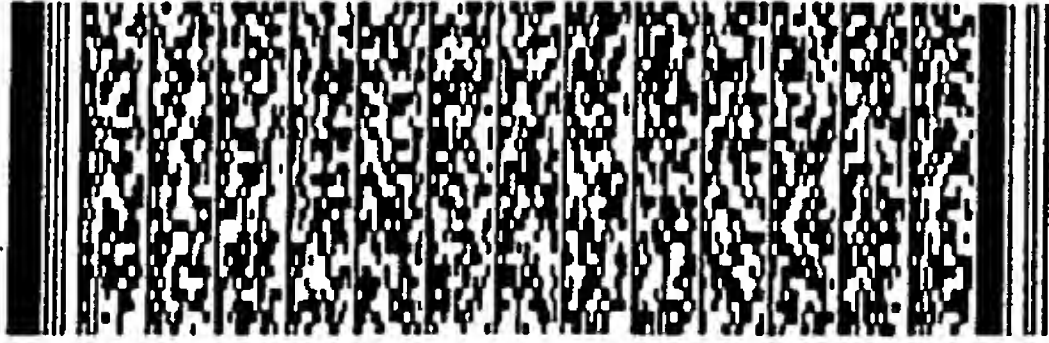


第 26/40 頁

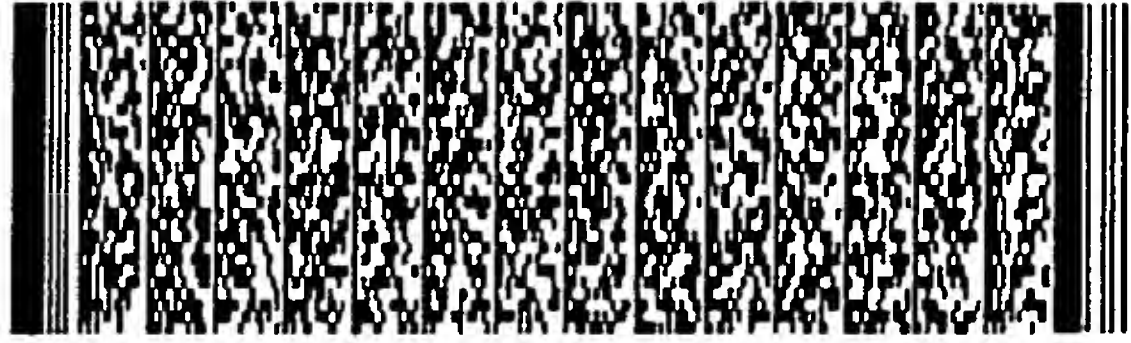




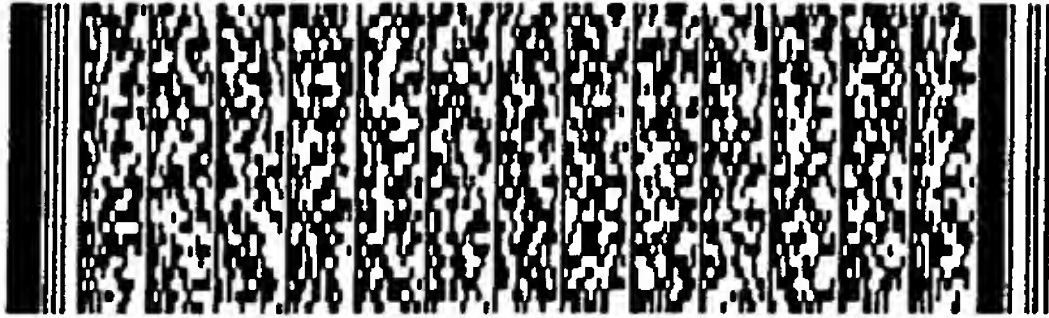
第 27/40 頁



第 28/40 頁



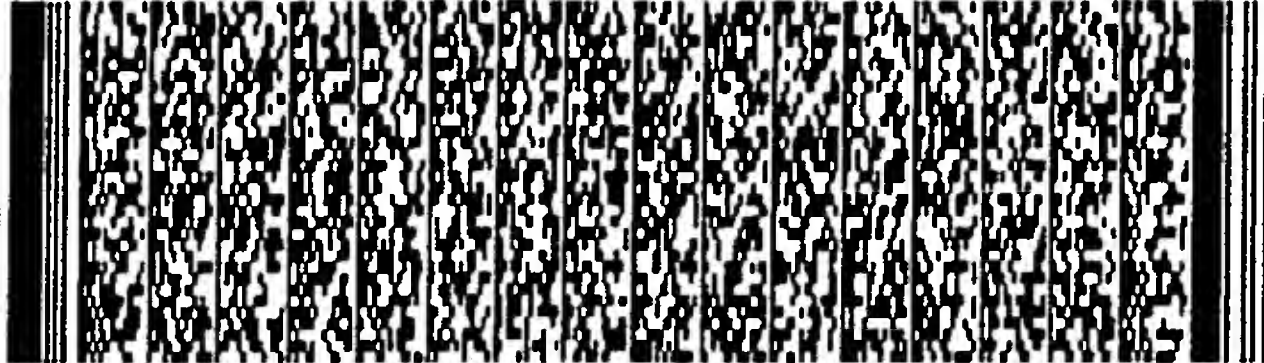
第 29/40 頁



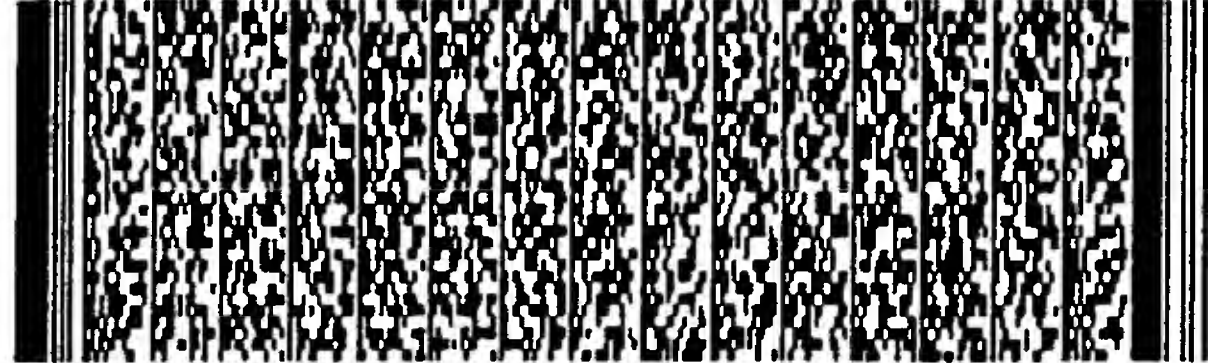
第 29/40 頁



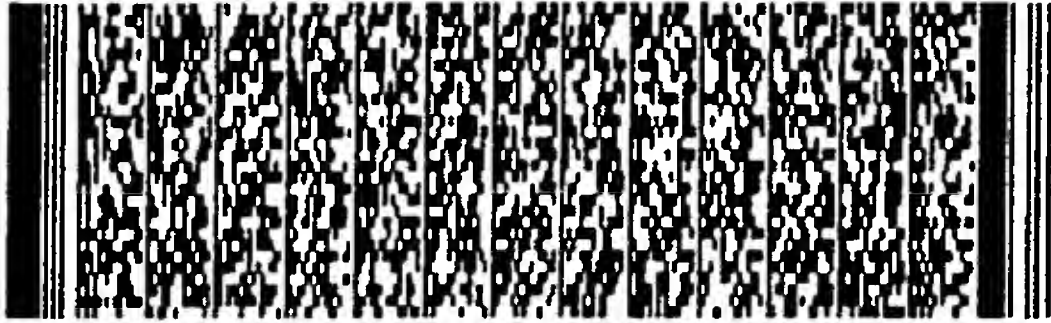
第 30/40 頁



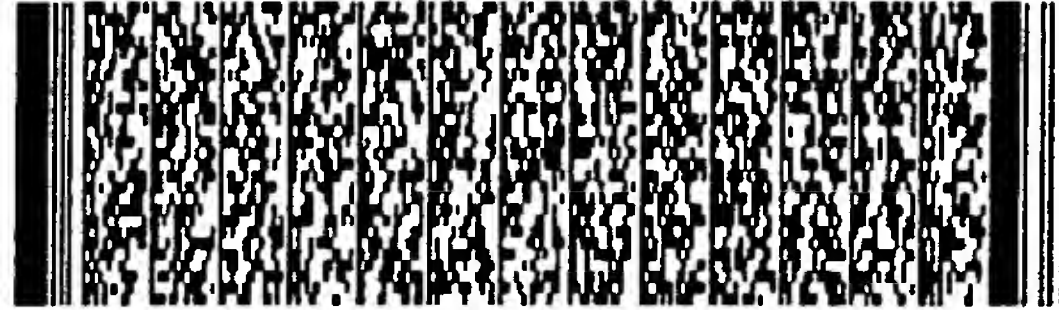
第 31/40 頁



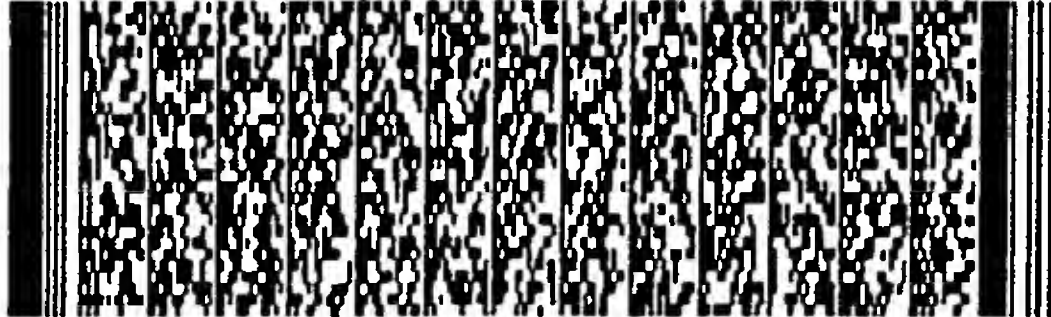
第 32/40 頁



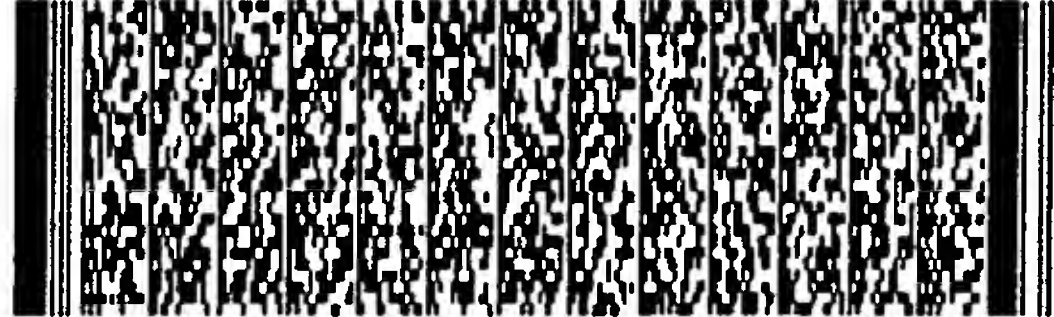
第 32/40 頁



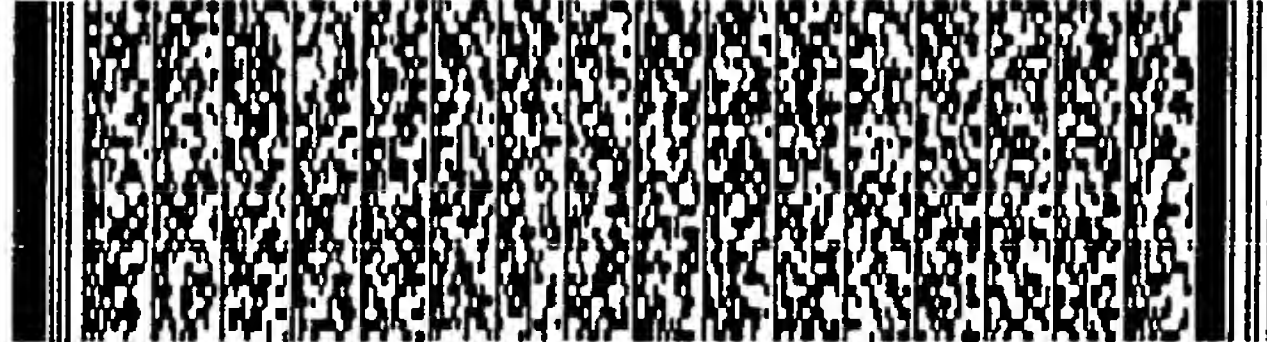
第 33/40 頁



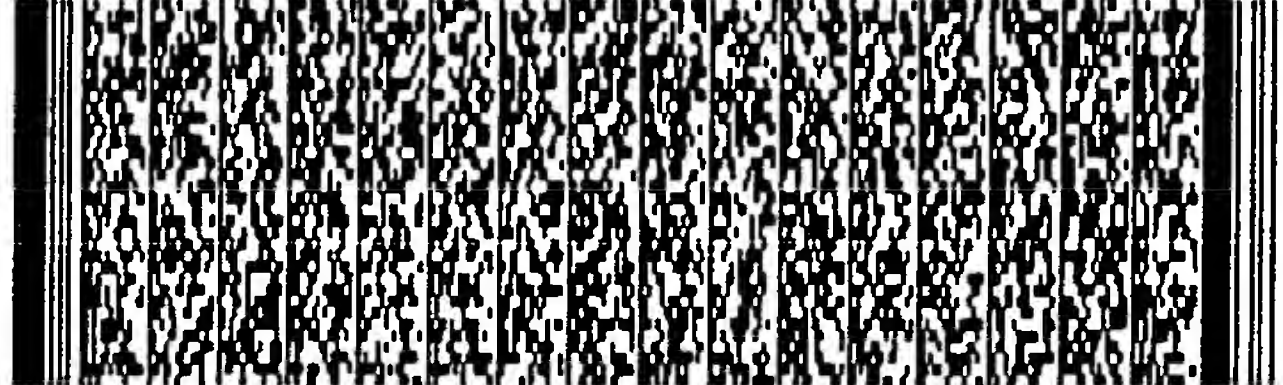
第 33/40 頁



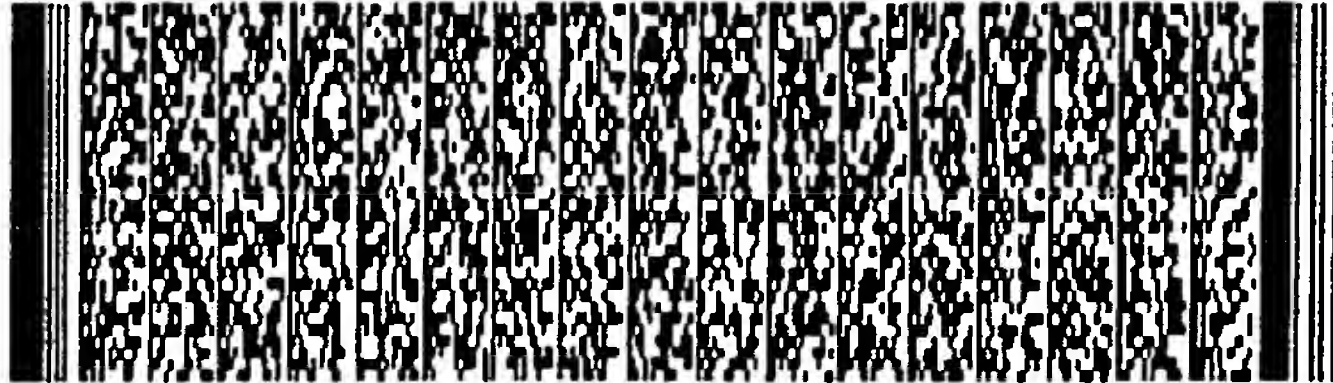
第 34/40 頁



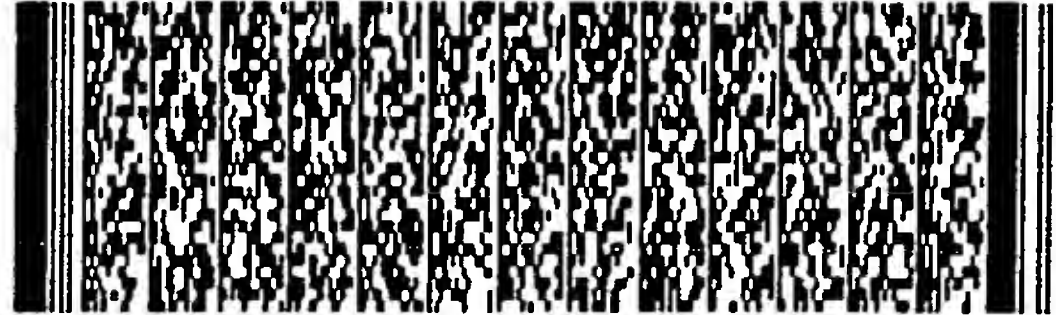
第 35/40 頁



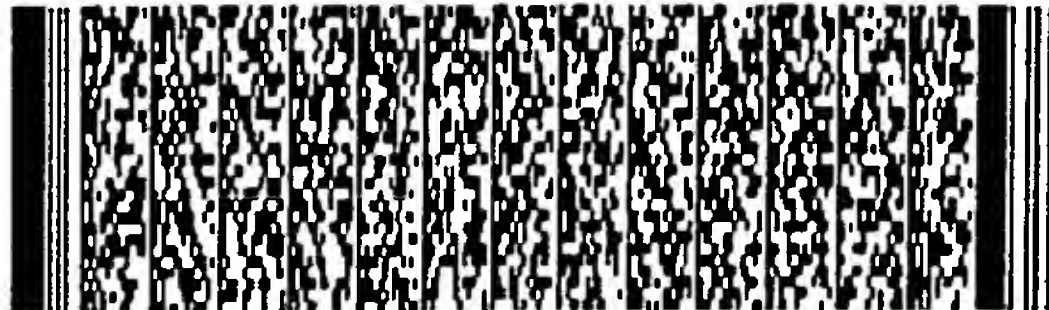
第 36/40 頁



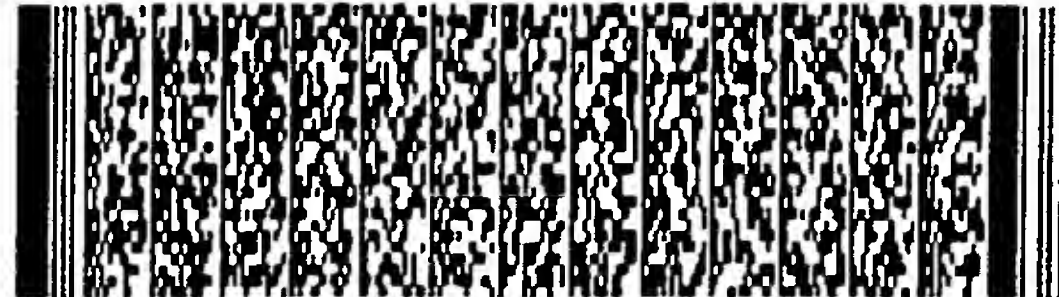
第 37/40 頁



第 37/40 頁

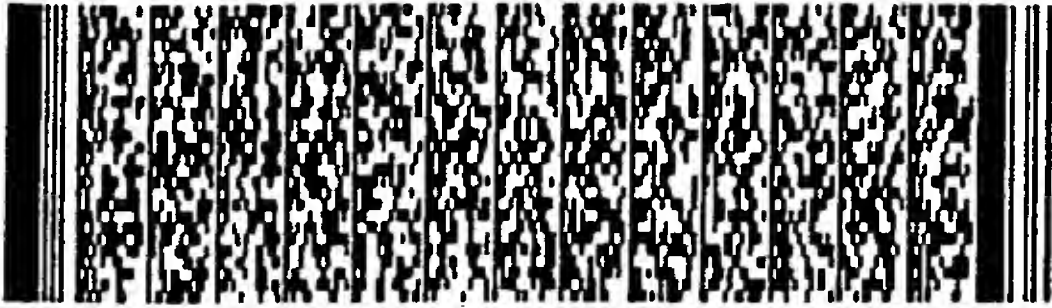


第 38/40 頁

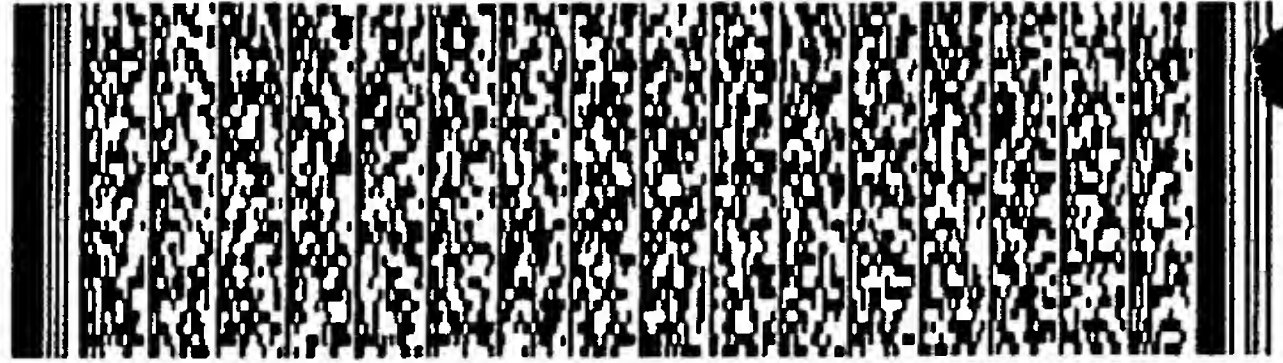




第 38/40 頁



第 39/40 頁



第 40/40 頁

